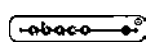
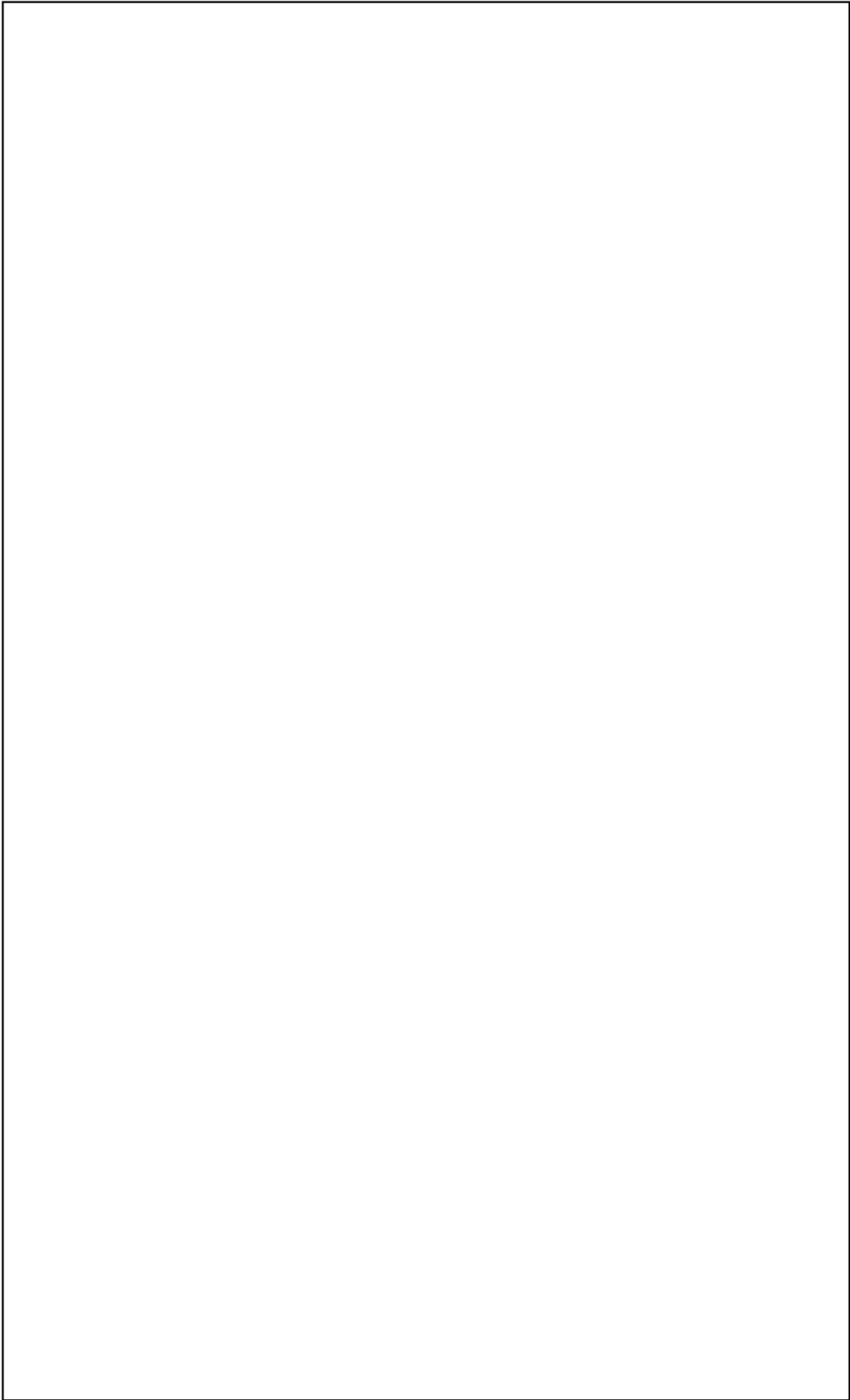
GPC® R/T63

General Purpose Controller 6 ingressi 3 uscite a Relé/Transistor

MANUALE TECNICO

grifo®
ITALIAN TECHNOLOGY
Via dell' Artigiano, 8/6
40016 San Giorgio di Piano
(Bologna) ITALY
E-mail: grifo@grifo.it
http://www.grifo.it http://www.grifo.com
Tel. +39 051 892.052 (r.a.) FAX: +39 051 893.661

GPC® R/T63 Rel. 3.00 *Edizione 18 Aprile 2003*

GPC® R/T63

General Purpose Controller 6 ingressi 3 uscite a Relé/Transistor

MANUALE TECNICO

Modulo intelligente **ABACO®** Block della **serie M** con dimensioni di 82x90x22,5 mm. **Contenitore** per guide ad **Omega** tipo DIN 46277-1 e DIN 46277-3. Disponibile in 3 diversi allestimenti di base, con le seguenti CPU:

GPC® R/T63	con **80C32** da 22MHz
GPC® R/T63A	con **Atmel 89S8252** da 22MHz; 8K FLASH interna; 2K EEPROM interna
GPC® R/T63D	con **Dallas 80C320** da 22MHz

Spazio di indirizzamento complessivo di **96K** di cui: 32K di **RAM** statica premontata; zoccolo per 32K **EPROM**; zoccolo per: 32K SRAM, EPROM, **EEPROM** o **FLASH**. Codice compatibile con la famiglia **I51** di microprocessori. **Real Time Clock** con 256 Byte di SRAM interna. Circuiteria di **back up** per RTC e RAM, tramite batteria al **LITIO** a bordo scheda. **6** linee digitali, di **ingresso**, galvanicamente isolate di tipo NPN. Linea di **INT**, esterna, galvanicamente isolata. **3** uscite a **Relè** da 5A oppure a **darlington** in open collector optoisolati, da 4 A. **LEDs**, di visualizzazione dello stato, per tutte le linee di I/O. Jumper di **configurazione** acquisibile via software. Collegamento degli I/O tramite morsettiere a **rapida estrazione**. **3 timer counter** da 16 bits. **Linea seriale** a livello TTL completa di segnale per gestione protocolli elettrici in rete. Alimentatore **switching**, ad alto rendimento, incorporato. Alimentazione della sezione di I/O galvanicamente isolata a **24Vdc**; logica di bordo a 5 Vdc oppure 10÷40 Vdc o 10÷24Vac, con protezione tramite **TransZorb**. Vasta disponibilità di software di **sviluppo** che consentono di poter utilizzare la scheda tramite un normale **PC**. Tra i pacchetti disponibili si possono citare: **GET 51**; **Monitor Debugger** (FM0 52, MD/P, NO ICE 51); **Assemblatori** (ASM51, A51, SXA51); **BASIC** (BASCOM 8051, BASIC R/T63, BXC51); **FORTH**; compilatori **C** (HI TECH C 51, DDS MICRO C 51, µC/51, SYS51CW); **PLM 51**; compilatori **PASCAL** (SYS51PW); LADDER; ecc.

Via dell' Artigiano, 8/6
40016 San Giorgio di Piano
(Bologna) ITALY
E-mail: grifo@grifo.it
http://www.grifo.it http://www.grifo.com
Tel. +39 051 892.052 (r.a.) FAX: +39 051 893.661

GPC® R/T63 Rel. 3.00 *Edizione 18 Aprile 2003*

IMPORTANTE

Tutte le informazioni contenute sul presente manuale sono state accuratamente verificate, ciononostante **grifo**® non si assume nessuna responsabilità per danni, diretti o indiretti, a cose e/o persone derivanti da errori, omissioni o dall'uso del presente manuale, del software o dell' hardware ad esso associato.
grifo® altresi si riserva il diritto di modificare il contenuto e la veste di questo manuale senza alcun preavviso, con l' intento di offrire un prodotto sempre migliore, senza che questo rappresenti un obbligo per **grifo**®.
Per le informazioni specifiche dei componenti utilizzati sui nostri prodotti, l'utente deve fare riferimento agli specifici Data Book delle case costruttrici o delle seconde sorgenti.

LEGENDA SIMBOLI

Nel presente manuale possono comparire i seguenti simboli:

Attenzione: Pericolo generico

Attenzione: Pericolo di alta tensione

Marchi Registrati

INDICE GENERALE

INDICE DELLE FIGURE

INTRODUZIONE

L'uso di questi dispositivi è rivolto - IN VIA ESCLUSIVA - a personale specializzato.

Scopo di questo manuale è la trasmissione delle informazioni necessarie all'uso competente e sicuro dei prodotti. Esse sono il frutto di un'elaborazione continua e sistematica di dati e prove tecniche registrate e validate dal Costruttore, in attuazione alle procedure interne di sicurezza e qualità dell'informazione.

I dati di seguito riportati sono destinati - IN VIA ESCLUSIVA - ad un utenza specializzata, in grado di interagire con i prodotti in condizioni di sicurezza per le persone, per la macchina e per l'ambiente, interpretando un'elementare diagnostica dei guasti e delle condizioni di funzionamento anomale e compiendo semplici operazioni di verifica funzionale, nel pieno rispetto delle norme di sicurezza e salute vigenti.

Le informazioni riguardanti installazione, montaggio, smontaggio, manutenzione, aggiustaggio, riparazione ed installazione di eventuali accessori, dispositivi ed attrezzature, sono destinate - e quindi eseguibili - sempre ed in via esclusiva da personale specializzato avvertito ed istruito, o direttamente dall'ASSISTENZA TECNICA AUTORIZZATA, nel pieno rispetto delle raccomandazioni trasmesse dal costruttore e delle norme di sicurezza e salute vigenti.

I dispositivi non possono essere utilizzati all'aperto. Si deve sempre provvedere ad inserire i moduli all'interno di un contenitore a norme di sicurezza che rispetti le vigenti normative. La protezione di questo contenitore non si deve limitare ai soli agenti atmosferici, bensì anche a quelli meccanici, elettrici, magnetici, ecc.

Per un corretto rapporto coi prodotti, è necessario garantire leggibilità e conservazione del manuale, anche per futuri riferimenti. In caso di deterioramento o più semplicemente per ragioni di approfondimento tecnico ed operativo, consultare direttamente l'Assistenza Tecnica autorizzata.

Al fine di non incontrare problemi nell'uso di tali dispositivi, è conveniente che l'utente - PRIMA DI COMINCIARE AD OPERARE - legga con attenzione tutte le informazioni contenute in questo manuale. In una seconda fase, per rintracciare più facilmente le informazioni necessarie, si può fare riferimento all'indice generale e all'indice analitico, posti rispettivamente all'inizio ed alla fine del manuale.

VERSIONE SCHEDA

Il presente manuale è riferito alle schede:

GPC® R63	versione **101197** e sucessive
GPC® T63	versione **101197** e sucessive

La validità delle informazioni riportate è quindi subordinata al numero di versione della scheda in uso e l'utente deve quindi sempre verificare la giusta corrispondenza tra le due indicazioni. Sulla scheda il numero di versione è riportato in più punti sia a livello di serigrafia che di stampato (ad esempio vicino al connettore CN4, sotto il condensatore C8, sul lato stagnature).

INFORMAZIONI GENERALI

La scheda **GPC® R/T63**, che fa parte della serie M delle CPU con dimensioni di 82x90x22,5 mm, é un potente modulo di controllo, della fascia a basso costo, in grado di funzionare autonomamente come periferica intelligente e/o remotata in una più vasta rete di telecontrollo e/o di acquisizione.
La **GPC® R/T63** é fornita di un contenitore in plastica provvisto degli attacchi per le guide ad Omega tipo DIN 46277-1 e DIN 46277-3. Grazie al basso costo di questa serie di CPU é possibile affrontare proficuamente anche tutta quella piccola serie di automazioni che hanno un limitato preventivo di spesa. Sfruttando il ricco corredo di tools di sviluppo software, disponibili per la **GPC® R/T63** come ad esempio il **BASCOM 8051** oppure il comodissimo **MCS BASIC-52** della Intel, etc., é possibile completare le applicazioni in tempi sorprendentemente rapidi e con investimenti minimi. Per chi intende lavorare in C esiste l'ottimo ed economico tool di sviluppo **µC/51** oppure, chi é abituato a lavorare con logica a contatti, può ricorrere al **LADDER WORK**.
La **GPC® R/T63** é disponibile anche già programmata con firmware di telecontrollo. In questo caso, tramite il protocollo di comunicazione ALB (**ABACO®** Link BUS) può essere utilizzata come periferica intelligente, da sola o in rete,tramite una normale linea seriale. E' così possibile realizzare, in modo molto semplice, anche applicazioni, con un numero anche limitato di I/O, pilotate da un qualsisi sistema provvisto di una linea seriale, come ad esempio un comodo PC.
La scheda é dotata di una serie di comodi connettori con cui si può essere facilmente collegata ai segnali del campo, senza dover prevedere nessun modulo e quindi nessun costo aggiuntivo. Tali connettori inoltre semplificano anche le eventuali fasi di aggiornamento ed assistenza che si possono rendere necessari nel tempo.

- Modulo Intelligente **ABACO®** Block della **serie M** da 82x90x22,5 mm
- **Contenitore** per guide ad **Omega** tipo DIN 46277-1 e DIN 46277-3
- Disponibile in 3 diversi allestimenti di base, con le seguenti CPU:
  - **GPC® R/T63** con **80C32** da 22MHz
  - **GPC® R/T63A** con **Atmel 89S8252** da 22MHz; 8K FLASH interna; 2K EEPROM interna
  - **GPC® R/T63D** con **Dallas 80C320** da 22MHz
- Spazio di indirizzamento complessivo di **96K** di cui: 32K di **RAM** statica premontata; zoccolo per 32K **EPROM**; zoccolo per: 32K SRAM, EPROM, **EEPROM** o **FLASH**
- Codice compatibile con la famiglia **I51** di microprocessori
- **Real Time Clock** con 256 Byte di SRAM interna
- Circuiteria di **back up** per RTC e RAM, tramite batteria al **LITIO** a bordo scheda
- **6** linee digitali, di **ingresso**, galvanicamente isolate di tipo NPN
- Linea di **INT**, esterna, galvanicamente isolata
- **3** uscite a **relè** da 5A oppure a **darlington** in open collector optoisolati, da 4 A
- **LEDs**, di visualizzazione dello stato, per tutte le linee di I/O
- Jumper di **configurazione** acquisibile via software
- Collegamento degli I/O tramite morsettiere a **rapida estrazione**
- **3 timer counter** da 16 bits
- **Linea seriale** a livello TTL completa di segnale per gestione protocolli elettrici in rete
- Alimentatore **switching**, ad alto rendimento, incorporato
- Alimentazione della sezione di I/O galvanicamente isolata a **24Vdc**; logica di bordo a 5 Vdc oppure 10÷40 Vdc o 10÷24Vac, con protezione tramite **TransZorb**
- Vasta disponibilità di software di **sviluppo** che consentono di poter utilizzare la scheda tramite un normale **PC**. Tra i pacchetti disponibili si possono citare: **GET 51**; **Monitor Debugger** (FM0 52, MD/P, NO ICE 51); **Assemblatori** (ASM51, A51, SXA51);

BASIC (BASCOM 8051, BASIC R/T63, BXC51); **FORTH**; compilatori **C** (HI TECH C 51, DDS MICRO C 51, µC/51, SYS51CW); **PLM 51**; compilatori **PASCAL** (SYS51PW); LADDER; ecc.

Viene di seguito riportata una descrizione dei blocchi funzionali della scheda, con indicate le operazioni effettuate da ciascuno di essi. Per una più facile individuazione di tali blocchi e per una verifica delle loro connessioni, fare riferimento alle figure 2 e 3.

PROCESSORE

La scheda **GPC® R/T63** è predisposta per accettare tutti i processori con pin out compatibile con la famiglia 51 INTEL, tra questi ricordiamo: 80C32, 80C52, 87C52, 89C52 (prodotti da INTEL e numerose altre case), 89S8252 (prodotto da ATMEL), 80C320,87C320 (prodotti da DALLAS). Tali processori ad 8 bits sono codice compatibile con la famiglia INTEL 8051, largamente diffusa a livello mondiale, e sono caratterizzati da: un esteso set di istruzioni, un'alta velocità di esecuzone e di manipolazione dati, da un efficiente gestione degli interrupts e da una ricca serie di periferiche harware integrate. In questo manuale in tutti i paragrafi viene riportata una descrizione delle caratteristiche comuni a tutti i microprocessori effettuando, quando necessario, le dovute distinzioni. Di seguito viene riportato un elenco delle caratteristiche principali delle CPU disponibili:

Microprocessore	**80C32**	**89S8252**	**80C320**
Dimensione BUS dati	8	8	8
Clock per ciclo macchina	12	12	4
RAM interna (bytes)	256	256	256
ROM interna (kbytes)	8	8	8
EEPROM interna (kbytes)	0	2	0
Area codice esterna (kbytes)	64	64	64
Area dati esterna (kbytes)	64	64	64
Ports di I/O	4	4	4
Timer/Counters a 16 bits	3	3	3
Sorgenti d'nterrupt	6	9	13
Livelli di priorità interrupt	2	2	3
Linee seriali a/sincrone	1	1	2
Modalità a basso consumo	Si	Si	Si
Gestione consumo e controllo	No	Si	Si
Circuiteria di power failure	No	No	Si
Watch dog timer interno	No	Si	Si
Programmazione su scheda	No	Si	No
Programmazione da applicativo	No	No	No

FIGURA 1: CARATTERISTICHE MICROPROCESSORE

Per maggiori informazioni si faccia riferimento all'apposita documentazione della casa costruttrice o all'appendice B di questo manuale. Si ricorda che la precedente tabella descrive le caratteristiche generali dei microprocessori ed alcune di queste possono non essere supportate dalla scheda.
L'utente deve specificare il microprocessore richiesto durante la fase di ordine ed in caso di assenza di indicazioni (**GPC® R/T63**) la scheda é fornita nella sua versione base con 80C32. La versione con 89S8252 é indicata con il suffisso A (**GPC® R/T63A**) mentre quella con 80C320 é indicata con il suffisso D (**GPC® R/T63D**).

COMUNICAZIONE SERIALE

La **GPC® R/T63** dispone sempre di una linea seriale hardware in cui il protocollo fisico (baud rate, stop bit, bit x chr, ecc.) é completamente settabile via software tramite la programmazione dei registri interni al microcontrollore di cui la scheda è provvista, quindi per ulteriori informazioni si faccia riferimento alla documentazione tecnica della casa costruttrice o alle appendici di questo manuale.
La linea seriale é collegata al connettore CN3 a livello TTL quindi quando la scheda deve essere collegata in una rete, collegata a distanza, o collegata ad altri dispositivi che usano diversi protocolli elettrici si deve interporre un apposito driver seriale esterno (RS 232, RS 422, RS 485, Current loop, ecc.). Sul connettore CN3 oltre alli linee di ricezione e trasmissione é presente anche un'altra linea d'uscita gestibile via software. Questa può essere usata per definire la direzione della linea in caso di RS 485, per abilitare il driver di trasmissione in caso di RS 422 oppure come handshake hardware in caso di RS 232. Ad esempio può essere utilizzato il modulo **MSI 01** che é in grado di convertire la linea seriale TTL in qualsiasi altro standard elettrico in modo comodo ed economico.
Per maggiori informazioni consultare l'appendice A di questo manuale oppure contattare direttamente la **grifo®**.

DISPOSITIVI DI MEMORIA

E' possibile dotare la scheda di un massimo di 96,2K di memoria variamente suddivisi con un massimo di **32K** EPROM su zoccolo; **32K** SRAM; **32K** SRAM, EPROM, EEPROM o FLASH EPROM su zoccolo ed infine **256** bytes di SRAM seriale. La scelta della configurazione delle memorie presenti sulla scheda può avvenire in relazione all'applicazione da risolvere e quindi in relazione alle esigenze dell'utente. Da questo punto di vista si ricorda che la scheda viene normalmente fornita con 32K SRAM di lavoro e 256 bytes di SRAM seriale; tutte le rimanenti memorie devono essere quindi opportunamente specificate in fase di ordine della scheda. Tramite la circuiteria di back up presente a bordo scheda c'è inoltre la possibilità di tamponare i 256 bytes di SRAM ed il real time clock di IC8 aggiungendo quindi la possibilità di mantenere i dati anche in assenza di alimentazione. Questa caratteristica fornisce alla scheda la possibilità di ricordare in ogni condizione, una serie di parametri come ad esempio la configurazione o lo stato del sistema. Qualora la quantità di SRAM tamponata risulti insufficiente (ad esempio per sistemi di data loghin) si possono sempre utilizzare i moduli di RAM tamponata e/o di EEPROM su IC10.
Il mappaggio delle risorse di memoria avviene tramite una opportuna circuiteria di bordo, che provvede ad allocare i dispositivi all'interno dello spazio d'indirizzamento del microprocessore; tale logica di controllo provvede a gestire in modo completamente automatico diversi tipi di mappaggi che si adattano ai diversi pacchetti software disponibili per la **GPC® R/T63**.
Per maggiori informazioni fare riferimento ai paragrafi MAPPAGGIO DELLE MEMORIE e SELEZIONE MEMORIE.

LOGICA DI CONTROLLO

Il mappaggio di tutti i registri delle periferiche presenti sulla scheda e dei dispositivi di memoria, è affidata ad un'opportuna logica di controllo, realizzata con una logica programmabile, che si occupa di allocare tali dispositivi nello spazio d'indirizzamento della CPU. Per maggiori informazioni fare riferimento al capitolo MAPPAGGI ED INDIRIZZAMENTI.

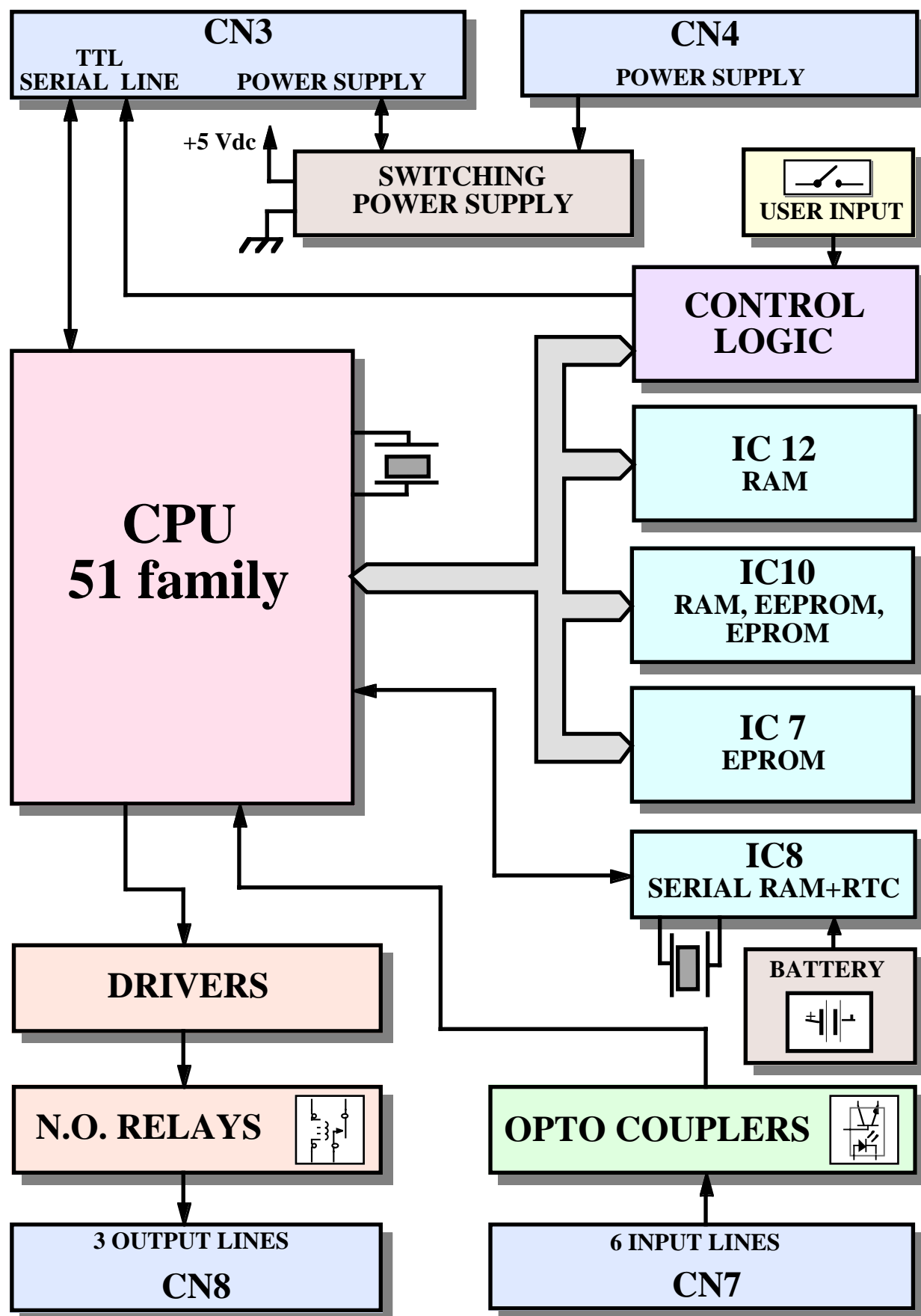



FIGURA 2: SCHEMA A BLOCCHI GPC® R63

DISPOSITIVI PERIFERICI DI BORDO

La scheda **GPC® R/T63**, nata per risolvere molteplici problemi di controllo e comando di automatismi, è dotata di alcuni componenti periferici che si occupano dell'interfacciamento con il mondo esterno. In particolare:

- **Ingresso configurazione**: sulla scheda é disponibile il jumper J1 per rendere configurabile la scheda ed in particolare il programma applicativo sviluppato. La possibilità di acquisire via software lo stato di questo jumper, fornisce all'utente la possibilità di gestire diverse condizioni tramite un unico programma, senza dover rinunciare ad altre linee d'ingresso (le applicazioni caratteristiche sono: selezione della lingua di rappresentazione, definizione parametri del programma, selezione della modalità operativa, ecc.). Alcuni pacchettisoftware sviluppati per la **GPC® R/T63** usano il jumper J1 per selezionare la modalità operativa di RUN o DEBUG, come descritto negli appositi manuali d'uso degli stessi pacchetti.
- **Real time clock**: la scheda dispone di un completo Real Time Clock in grado di gestire ore, minuti, secondi, giorno del mese, mese, anno e giorno della settimana in modo completamente autonomo. L'alimentazione del componente é fornita dalla circuiteria di back up in modo da garantire la validità dei dati in ogni condizione operativa ed é completamente gestito via software, tramite una comunicazione in I2C BUS controllata direttamente dalla CPU. La sezione di RTC può inoltre generare interrupt in corrispondenza di intervalli di tempo programmabili via software, in modo da poter periodicamente distogliere la CPU dalle normali operazioni oppure periodicamente risvegliarla dagli stati di basso assorbimento.
- **Ingressi digitali NPN**: 6 ingressi di tipo NPN, il cui stato é visualizzato da altrettanti LEDs sono collegate ad un comodo connettore a rapida estrazione e tramite un'interfaccia galvanicamente isolata, vengono direttamente acquisite tramite sei linee dei 4 port della CPU. Le linee della CPU sono state scelte in modo da poter sfruttare appieno le periferiche interne, quindi gli stessi ingressi possono generare interrupts, essere contati dai contatori hardware, ecc. Gli ingressi optoisolati sono alimentati da un'apposita tensione definita +Vopto che deve essere fornita dall'esterno.
- **Uscite digitali a relé**: la scheda é dotata di 3 uscite a relé da 5A, con contatto normale aperto, il cui stato é visualizzato da altrettanti LEDs. Ogni linea é pilotata direttamente dal microprocessore, é bufferata da un apposito drive e collegata ad un comodo connettore a rapida estrazione, che permette un facile interfacciamento con i segnali del campo. Tale sezione é disponibile solo sulla **GPC® R63**.
- **Uscite digitali a transistor**: la scheda é dotata di 3 uscite a transistros Darlington NPN da 4A (non continuativi) il cui stato é visualizzato da altrettanti LEDs. Ogni linea é pilotata direttamente dal microprocessore, é galvanicamente isolata ed é collegata ad un comodo connettore a rapida estrazione, che permette un facile interfacciamento con i segnali del campo. Tale sezione é disponibile solo sulla **GPC® T63**.

Per ulteriori informazioni a riguardo dei dispositivi periferici descritti, si faccia riferimento al capitolo DESCRIZIONE SOFTWARE DELLE PERIFERICHE DI BORDO ed all'appendice B.

CLOCK

Nella scheda **GPC® R/T63** vi sono due circuiterie separate, basate su altrettanti quarzi, per la generazione dei segnali di clock per il microprocessore (22.1184 MHz) e per il Real Time Clock (32.768 KHz). La scelta di utilizzare circuiterie di clock distinte per le varie sezioni delle schede, semplifica notevolmente l'uso delle stesse, infatti ad esempio può essere variata la frequenza di lavoro della CPU senza dover intervenire sul firmware di gestione delle altre sezioni.

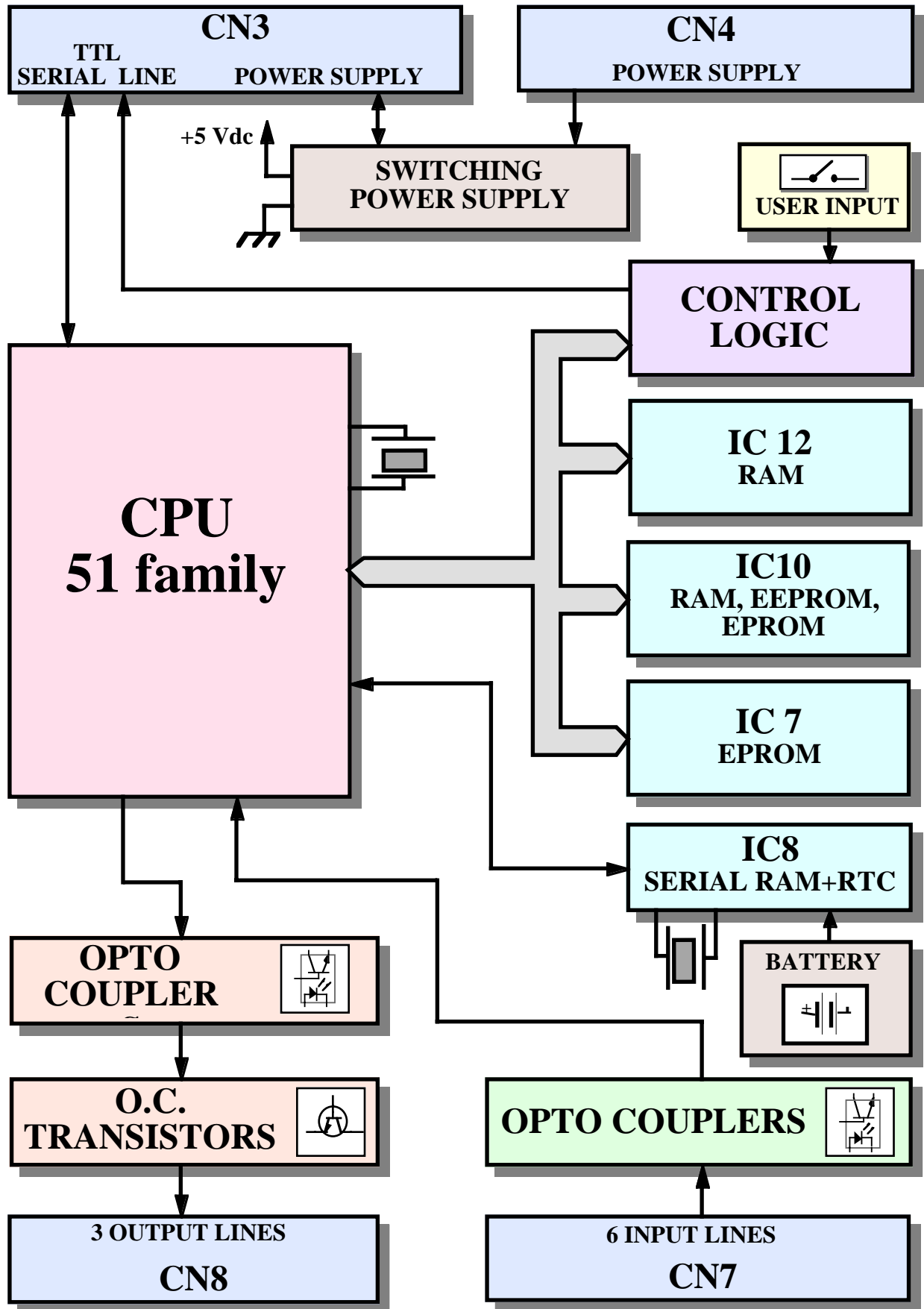



FIGURA 3: SCHEMA A BLOCCHI GPC® T63

SEZIONE ALIMENTATRICE

La scheda **GPC® R/T63** possono essere provviste di una efficiente sezione alimentatrice switching, che provvede a fornire la tensione di alimentazione di +5 Vdc, necessaria alle sezioni di logica e di output, in ogni condizione di carico e tensione d'ingresso; in assenza della sezione alimentatrice questa tensione deve essere fornita dall'esterno. Sulle schede sono state adottate tutte le scelte circuitali e componentistiche che tendono a ridurre i consumi, compresa la possibilità di far lavorare i microcontrollori in power-down ed iddle-mode ed a ridurre la sensibilità ai disturbi. Si ricorda inoltre che é presente una circuiteria di protezione tramite TransZorb™ per evitare danni dovuti a tensioni non corrette. Si ricorda che la presenza della sezione alimentatrice switching é indicata dall'opzione **.SW** che segue il nome della scheda e che tale configurazione é quella normale di vendita, ovvero la versione senza switching é una condizione particolare (OEM) da concordare con **grifo®**. Per alimentare gli opto-isolatori delle sezioni galvanicamente isolate, é invece necessaria una tensione di 24 Vdc.
Informazioni più dettagliate sono riportate nel capitolo CARATTERISTICE ELETTRICHE e nel paragrafo TENSIONI DI ALIMENTAZIONE.

FIRMWARE TELECONTROLLO

La scheda **GPC® R/T63** può essere fornita con alcuni firmware di telecontrollo, che permettono di gestire tutte le risorse della scheda tramite una serie di comandi sulla linea seriale.
Una caratteristica interessante é che, sfruttando tali firmware si hanno a disposizione dei comandi evoluti che già si preoccupano di risolvere i problemi fondamentali dell'automazione come il conteggio di impulsi, la generazione di forme d'onda, l'acquisizione di ingressi con debouncing, la gestione del real time clock, ecc.
E' inoltre supportata una modalità di comunicazione Master Slave che permette di remotare i singoli moduli anche a notevole disatanza, in modo da realizzare una rete di telecontrollo pilotata da un'unica unità master (PC, PLC, scheda della serie **GPC®**, ecc.).
Attualmente sono disponibili alcuni protocolli standard come **ALB x63** (**ABACO®** Link BUS) e **MODBUS**, ma ne possono essere sviluppati dei nuovi anche su specifica richiesta dell'utente. Per maggiori informazioni contattare direttamente la **grifo®**.

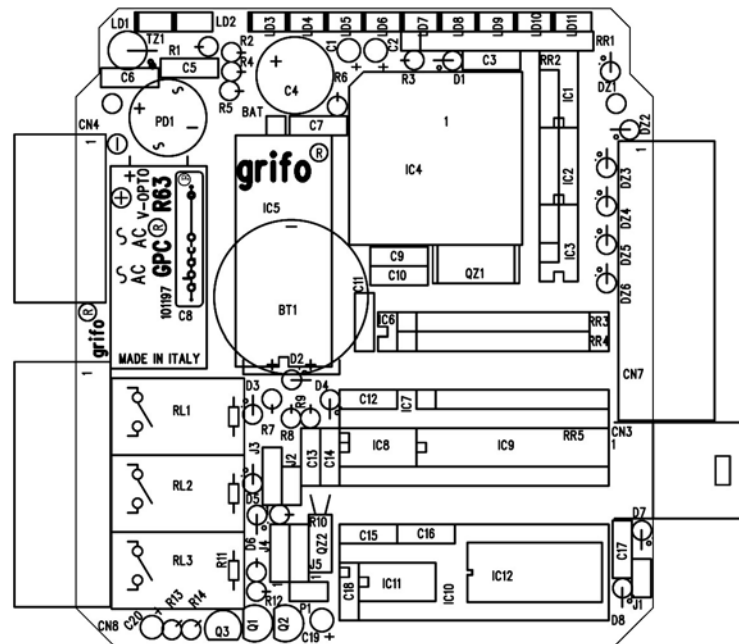



Figura 4: Pianta componenti GPC® R63 (lato componenti)

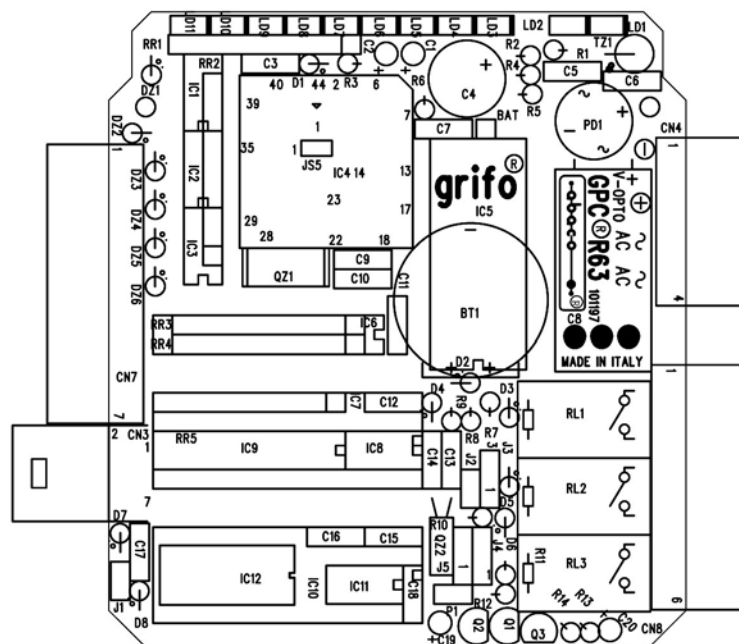



Figura 5: Pianta componenti GPC® R63 (lato stagnature)

SPECIFICHE TECNICHE

CARATTERISTICHE GENERALI

Risorse di bordo:	6 ingressi digitali optoisolati NPN		
	3 uscite digitali	bufferate con relé	(**GPC® R63**)
		bufferate con transistor	(**GPC® T63**)
	1 linea seriale bidirezionale TTL		
	1 contatto locale di reset		
	1 ingresso configurazione leggibile da software		
	1 orologio tamponato		
	1 sezione alimentatrice switching		
	11 LED di stato		
Memoria indirizzabile:	IC7:	EPROM da 32K x 8	
	IC12:	SRAM da 32K x 8	
	IC10:	SRAM,EPROM,EEPROM,FLASH EPROM da 32K x 8	
	IC 8:	SRAM seriale da 256 bytes	
Tempo accesso memorie:	70 nsec		
CPU di bordo:	INTEL 80C32 e compatibili		(**GPC® R/T63**)
	ATMEL 89S8252 e compatibili		(**GPC® R/T63A**)
	DALLAS 80C320 e compatibili		(**GPC® R/T63D**)
Frequenze di clock:	22,1184 MHz		(CPU)
	32,768 KHz		(RTC)
Frequenza taglio ingressi opto:	1,5 KHz		

CARATTERISTICHE FISICHE

Dimensioni:	82 x 90 x 22,5 mm	(contenitore, senza guide DIN)
Montaggio:	Su guide Ω tipo DIN 46277-1 e DIN 46277-3	
Peso:	180 g	
	140 g	(senza contenitore)
Connettori:	CN3: 4+4 vie AMP Mod II maschio 90°	
	CN4: 4 vie rapida estrazione 90°	
	CN7: 7 vie rapida estrazione 90°	
	CN8: 6 vie rapida estrazione 90°	
Range di temperatura:	da 0 a 50 gradi Centigradi	
Umidità relativa:	20% fino a 90%	(senza condensa)

CARATTERISTICHE ELETTRICHE

Versione senza alimentatore

Tensione di alimentazione:	+5 Vdc ± 5%	(logica di controllo)
	+24 Vdc	(+V opto)

Versione con alimentatore switching (**.SW**)

Tensione di alimentazione d'ingresso:	10÷40 Vdc o 8÷24 Vac	(logica di controllo)
	24 Vdc	(+V opto)
Tensione di alimentazione d'uscita:	+5 Vdc 1000 mA - corrente assorbita	
	+Vopto 100 mA	

Corrente assorbita:	345 mA max	**GPC® R63**	(+5 Vdc)
	340 mA max	**GPC® R63A**	(+5 Vdc)
	360 mA max	**GPC® R63D**	(+5 Vdc)
	170 mA max	**GPC® T63**	(+5 Vdc)
	165 mA max	**GPC® T63A**	(+5 Vdc)
	185 mA max	**GPC® T63D**	(+5 Vdc)
	17 mA max		(+V opto)
Corrente massima su relé:	5A		(carico resistivo)
Tensione massima su relé:	30 Vdc / 250 Vac		
Corrente massima su transistor:	4A non continuativi		(*)
Tensione massima su transistor:	45 Vdc		(*)
Potenza massima su transistor:	1,25 W		(*)
Corrente minima per ingressi NPN:	2 mA		
Tensione ingressi NPN:	+V opto = +19÷27 Vdc		(*)
Corrente di back up:	3,6 μA		
Batteria di bordo di back up:	3 V; 180 mAh; mod. CR 2032		

(*) I valori sono riferiti ad una temperatura di lavoro di 20 °C

INSTALLAZIONE

In questo capitolo saranno illustrate tutte le operazioni da effettuare per il corretto utilizzo della scheda. A questo scopo viene riportata l'ubicazione e la funzione dei connettori, dei jumpers, dei lED, ecc. ed alcuni diagrammi illustrativi.

CONNESSIONI CON IL MONDO ESTERNO

Il modulo **GPC® R/T63** è provvisto di 4 connettori con cui vengono effettuate tutte le connessioni con il campo e con le altre schede del sistema di controllo da realizzare. Di seguito viene riportato il loro pin out ed il significato dei segnali collegati; per una facile individuazione di tali connettori, si faccia riferimento alle figure 16 e 17, mentre per ulteriori informazioni a riguardo del tipo di connessioni, fare riferimento alle figure successive che illustrano il tipo di collegamento effettuato a bordo scheda.

CN3 - CONNETTORE PER LINEA SERIALE ED ALIMENTAZIONE

CN3 é un connettore del tipo AMP Mod II, maschio, a 90 gradi, 4+4 vie, con passo 2.54 mm.
Sul connettore CN3 sono disponibili la linea seriale e le tensioni di alimentazione. Se le schede sono dotate di alimentatore switching, tramite CN3 l'utilizzatore può alimentare dei carichi esterni prelevando le due tensioni galvanicamente isolate. Viceversa (opzione switching non presente), tramite CN3 é possibile fornire le due tensioni (+5 Vdc e +V opto). La disposizione dei pin, riportata di seguito, é stata studiata in modo da ridurre al minimo le interferenze ed in modo da facilitare la connessione con il campo; inoltre i segnali della linea seriale rispettano le normative definite dal CCITT relative allo standard di comunicazione usato.
Il connettore femmina per CN3 può essere ordinato alla **grifo®** (codice **CKS.AMP8**), mentre acquistando direttamente dal catalogo AMP, fare riseferimento ai seguenti P/N: 280365 (connettore AMP Mod II femmina 4+4 vie) e 182206-2 (contatti a crimpare).

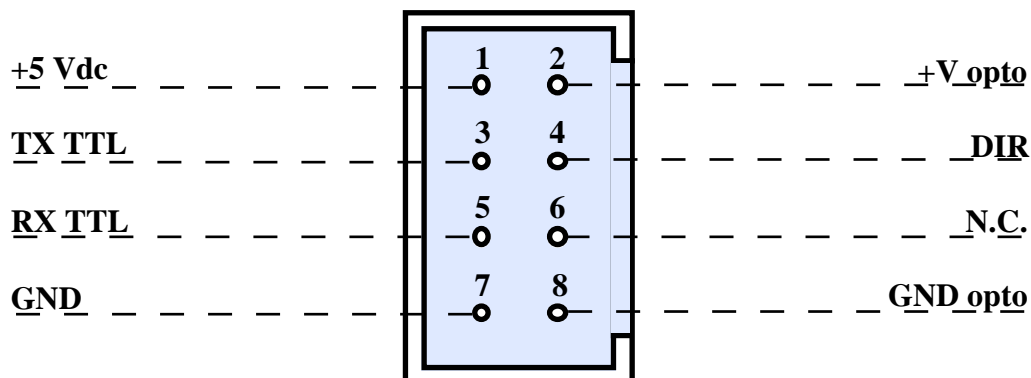



FIGURA 6: CN3 - CONNETTORE PER LINEA SERIALE ED ALIMENTAZIONE

Legenda:

RX TTL = I - Receive Data: linea di ricezione della linea seriale in TTL.
TX TTL = O - Transmit Data: linea di trasmissione della linea seriale in TTL.

DIR	= O	- Linea di direzione o handshake per la linea seriale TTL.
+5 Vdc	= I/O	- Positivo della tensione di alimentazione a +5 Vdc.
GND	=	- Linea di massa digitale.
+V opto	= I/O	- Positivo della tensione di alimentazione +V opto.
GND opto	=	- Linea di massa della tensione di alimentazione +V opto.
N.C.	=	- Non collegato

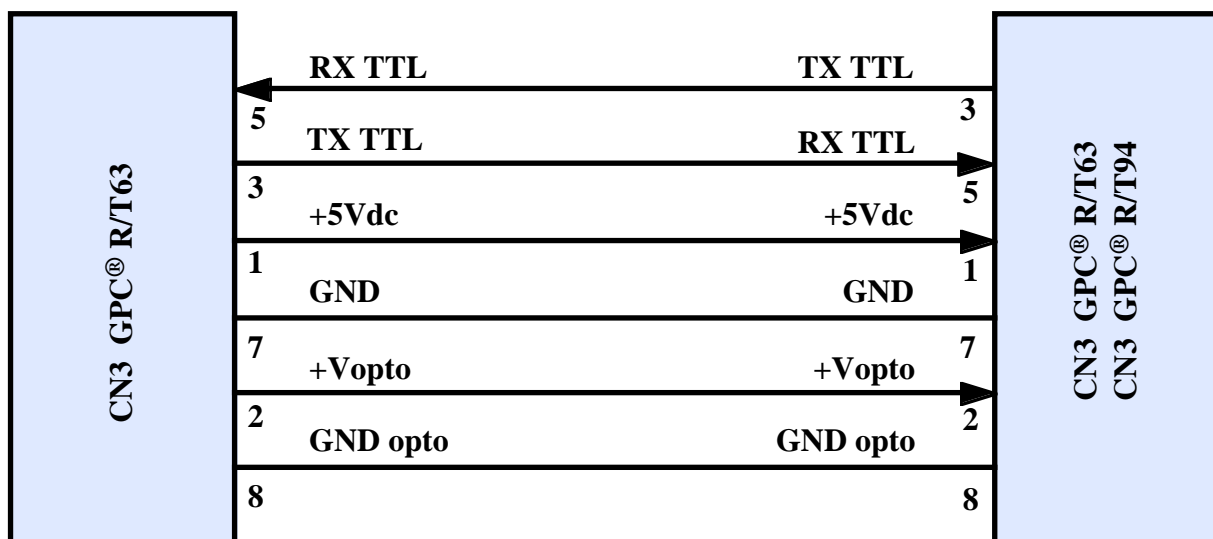



FIGURA 7: ESEMPIO DI COLLEGAMENTO LINEA SERIALE ED ALIMENTAZIONI

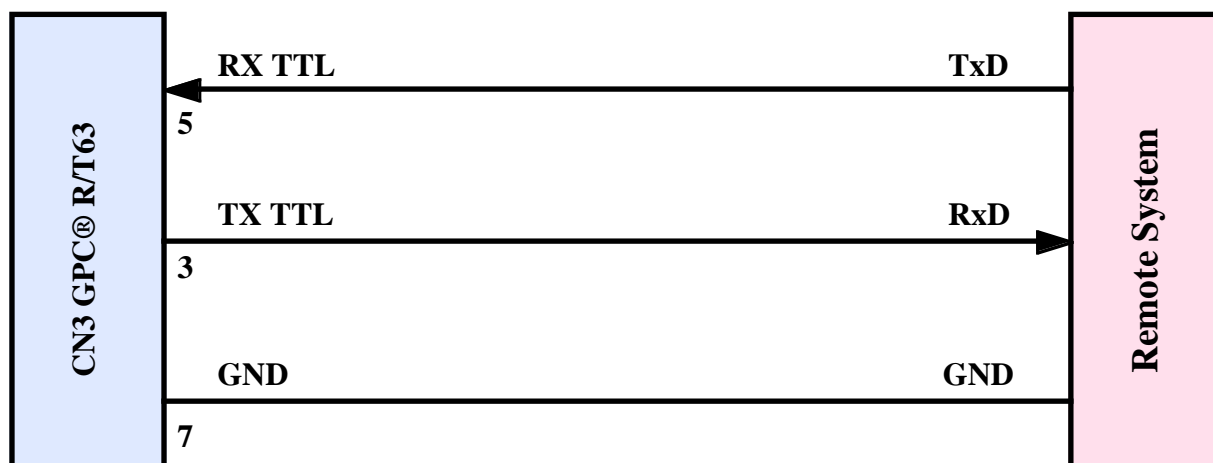



FIGURA 8: ESEMPIO DI COLLEGAMENTO LINEA SERIALE TTL

CN7 - CONNETTORE PER INGRESSI OPTOISOLATI

CN7 é un connettore a morsettiera per rapida estrazione, a passo 5,12 mm, composto da 7 contatti. Tramite CN7 possono essere collegati i 6 ingressi optoisolati di tipo NPN, disponibili sulla scheda **GPC® R/T63**. Sul connettore oltre alle linee degli ingressi, é presente anche il segnale di massa dell'alimentazione dei relativi optoisolatori in modo da poter collegare dei semplici contatti puliti. Le linee della CPU collegate agli ingressi di CN7 sono state scelte in modo da poter sfruttare appieno le periferiche interne, quindi gli stessi ingressi possono generare interrupts, essere contati dai contatori hardware, ecc.

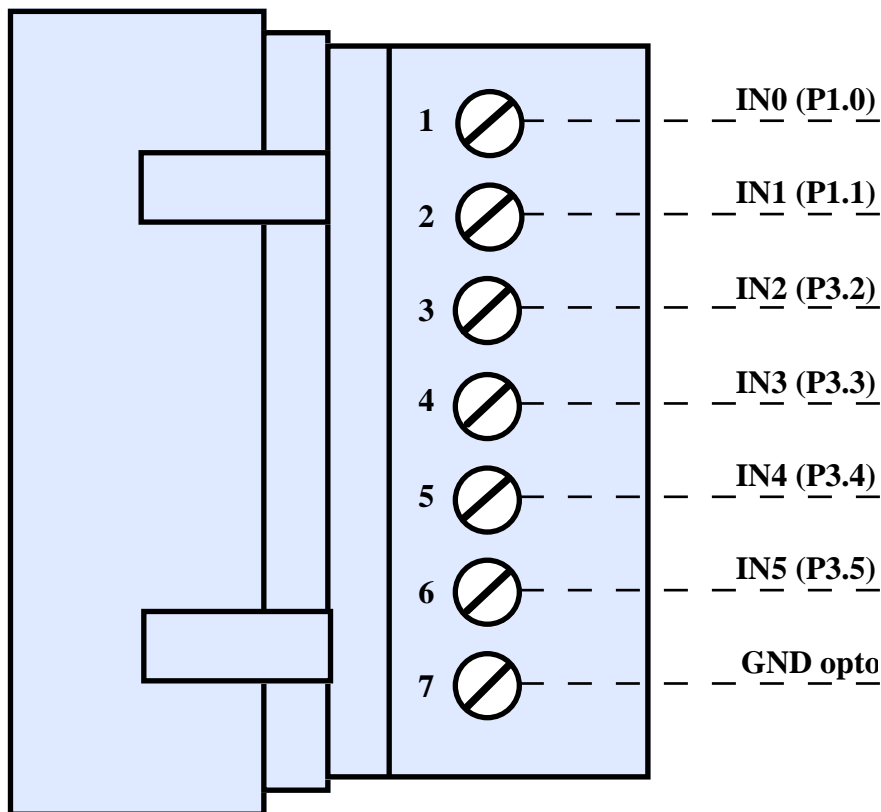



FIGURA 9: CN7 - CONNETTORE PER INGRESSI OPTOISOLATI

Legenda:

INn (Px.y) = I - Ingresso n opto isolato NPN, connesso al pin Px.y della CPU.
GND opto = - Linea di massa della tensione di alimentazione +V opto

Le linee di input disponibili sulle schede, sono del tipo optoisolato e sono dotati di filtro passa basso; in questo modo é garantita una certa protezione dell'elettronica interna, rispetto ai possibili disturbi provenienti dall'esterno. Ogni linea comprende un diodo LED con funzione di segnalazione visiva (il LED si accenderà tutte le volte in cui l'ingresso risulterà portato alla GND opto); gli ingressi supporteranno, quindi, contatti normalmente aperti. In particolare tali linee sono adatte a driver del tipo **NPN**. Nel caso si debbano collegare a driver del tipo **PNP** si deve interporre un modulo della serie Block tipo **PBI 01**.

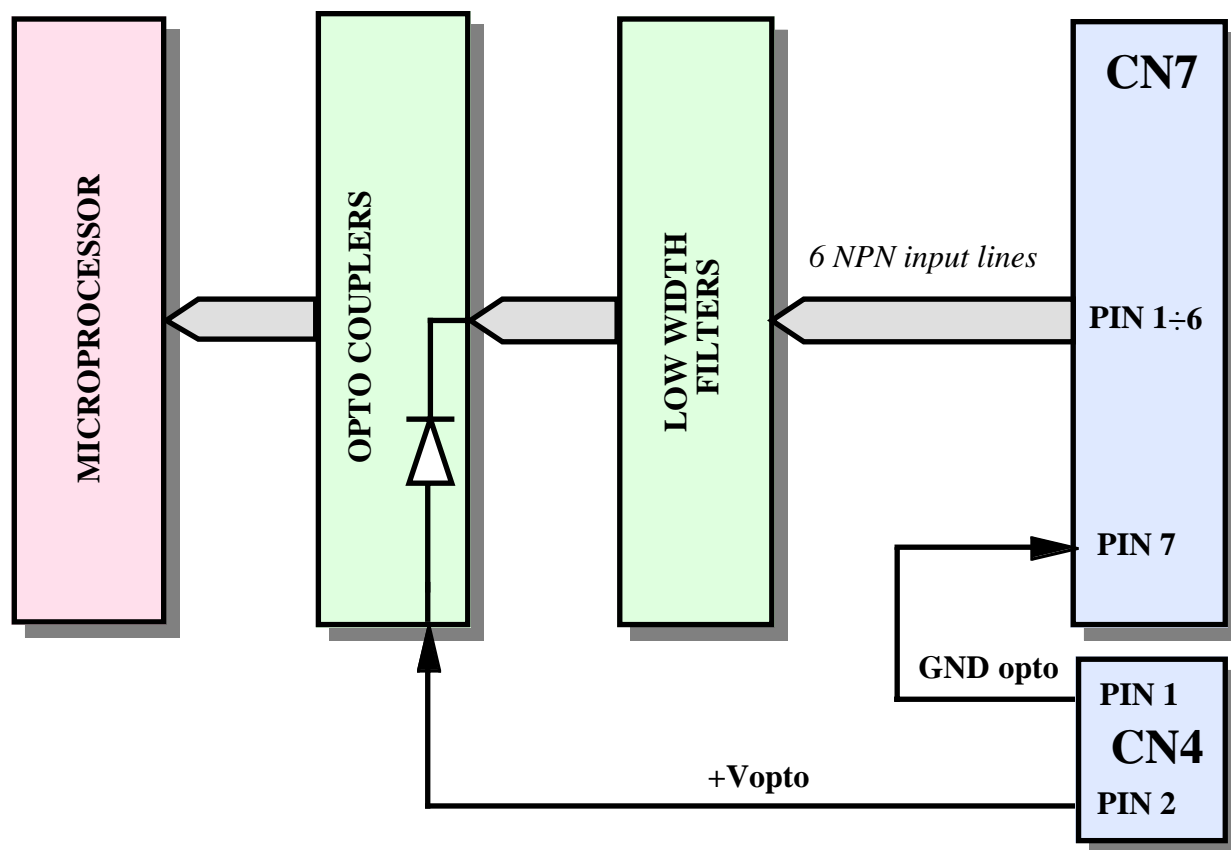



FIGURA 10: SCHEMA DEGLI INGRESSI OPTOISOLATI

La circuiteria della sezione di Input é rappresentata nel precedente schema: la tensione di alimentazione degli optoisolatori +Vopto deve essere fornita tramite gli appositi connettori CN4 e/o CN3 e deve soddisfare i requisiti descritti nel paragrafo CARATTERISTICHE ELETTRICHE.

CN8 - CONNETTORE PER USCITE A RELE'

CN8 é un connettore a morsettiera per rapida estrazione, a passo 5,12 mm, composto da 6 contatti. Tramite CN8 possono essere collegati i contatti normali aperti ed i relativi comuni delle 3 uscite a relé, presenti sulla **GPC® R63**. In fase di collegamento si deve ricordare che il carico massimo sopportato da ogni linea è di **5 A** (resistivi), con un tensione massima di **30 Vdc** o **250 Vac**.
La gestione di queste uscite avviene tramite una serie di segnali del microcontrollore, opportunamente bufferati, i quali sono stati accuratamente scelti, in modo da semplificare al massimo la gestione software (per maggiori informazioni vedere il capitolo “DESCRIZIONE SOFTWARE DELLE PERIFERICHE DI BORDO”).

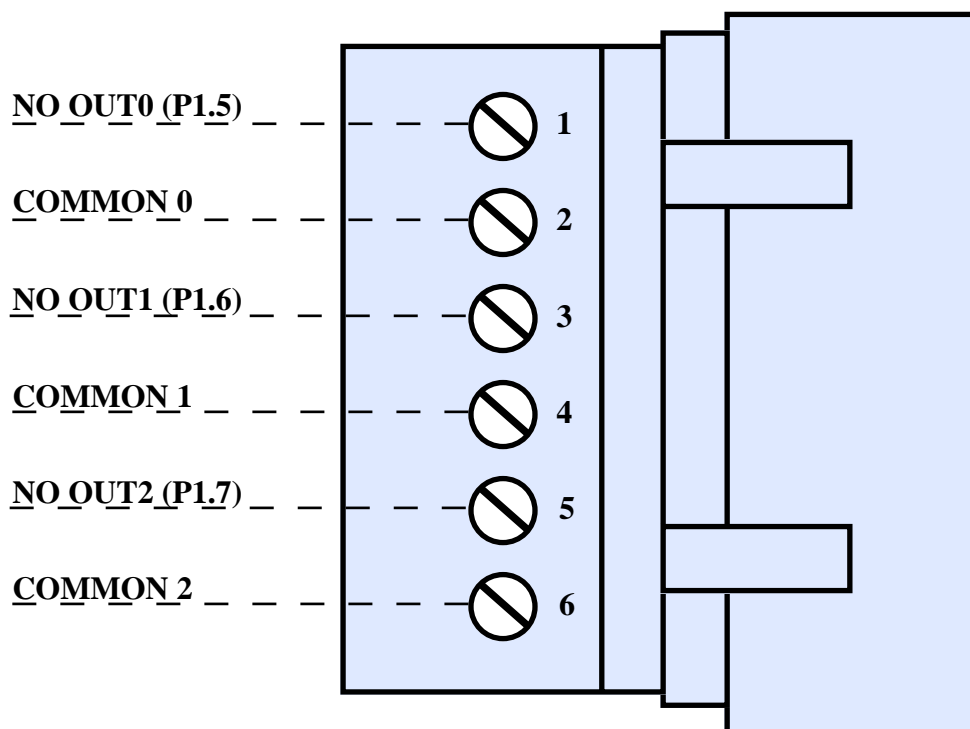



FIGURA 11: CN8 - CONNETTORE PER USCITE A RELÈ

Legenda:

NO OUTn (Px.y)= O - Contatto normale aperto del relé n, pilotato dal pin Px.y della CPU.
COMMON n = - Contatto comune del relé n.

Le linee di output a relé, comprendono un diodo LED con funzione di segnalazione visiva (il LED si accenderà tutte le volte in cui il contatto del relé risulterà chiuso). I relè sono pilotati da 3 transistrors PNP che a loro volta sono gestiti attraverso altrettanti pins di I/O del microcontrollore.

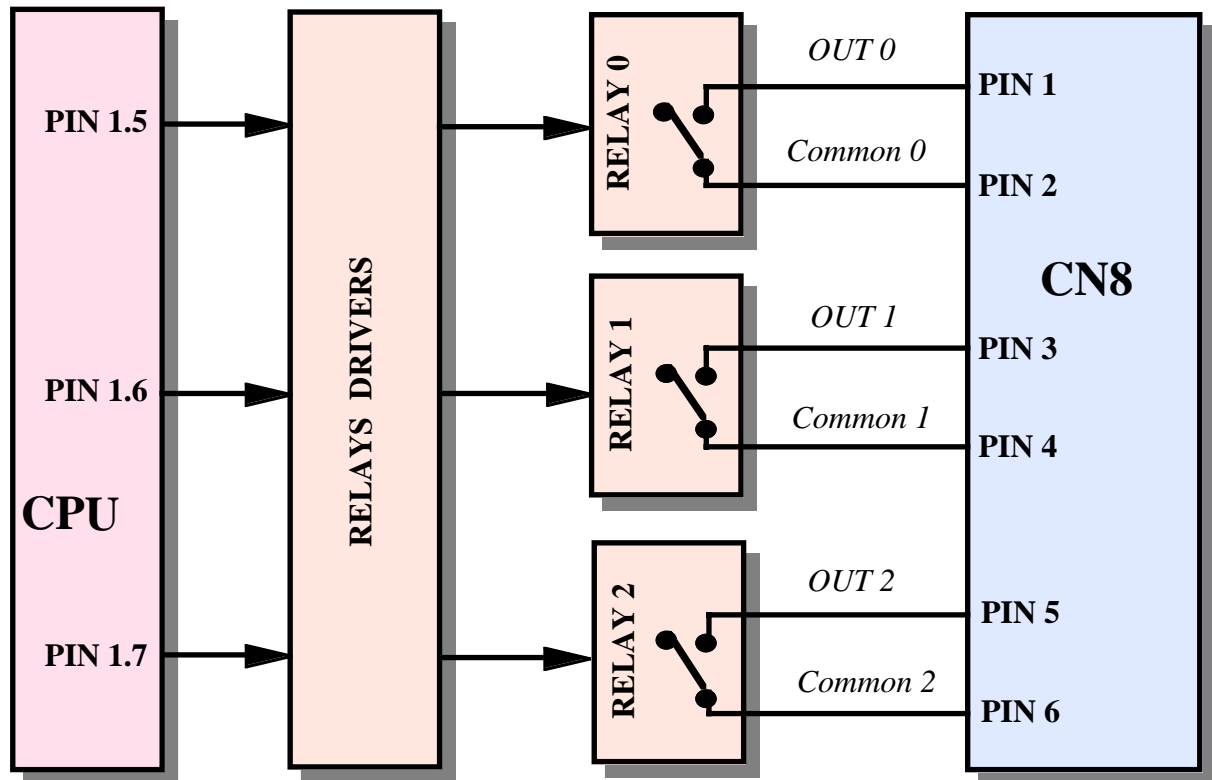



FIGURA 12: SCHEMA DELLE USCITE A RELÉ

CN8 - CONNETTORE PER USCITE A TRANSISTORS

CN8 é un connettore a morsettiera per rapida estrazione, a passo 5,12 mm, composto da 6 contatti. Tramite CN8 possono essere collegati i segnali in open collector ed il relativo comune (emitter) delle 3 uscite a a transistor darlington NPN, presenti sulla **GPC® T63**. In fase di collegamento si deve ricordare che il carico massimo sopportato da ogni linea è di **4 A** non continuativi, con un tensione massima di **45 Vdc**. Da notare che i transistors, essendo privi di radiatore, sono in grado di pilotare in maniera continuativa, un carico resistivo che, alimentato a **24 Vdc**, assorbe una corrente massima di **600 mA**, questo a condizione che la temperatura di lavoro rimanga a 20 gradi centigradi.
Le linee non sono dotare di un diodo di ricircolo, il quale elimina eventuali tensione induttive, create dall'attivazione dell'uscita, quando vengono pilotati carichi come relé di potenza, solenoidi, elettro valvole, ecc. In questo caso é quindi necessario collegarlo esternamente tra l'uscita e l'alimentazione del carico.
La gestione delle uscite avviene tramite una serie di segnali del microcontrollore, opportunamente bufferati, i quali sono stati accuratamente scelti, in modo da semplificare al massimo la gestione software (per maggiori informazioni vedere il capitolo "DESCRIZIONE SOFTWARE DELLE PERIFERICHE DI BORDO").

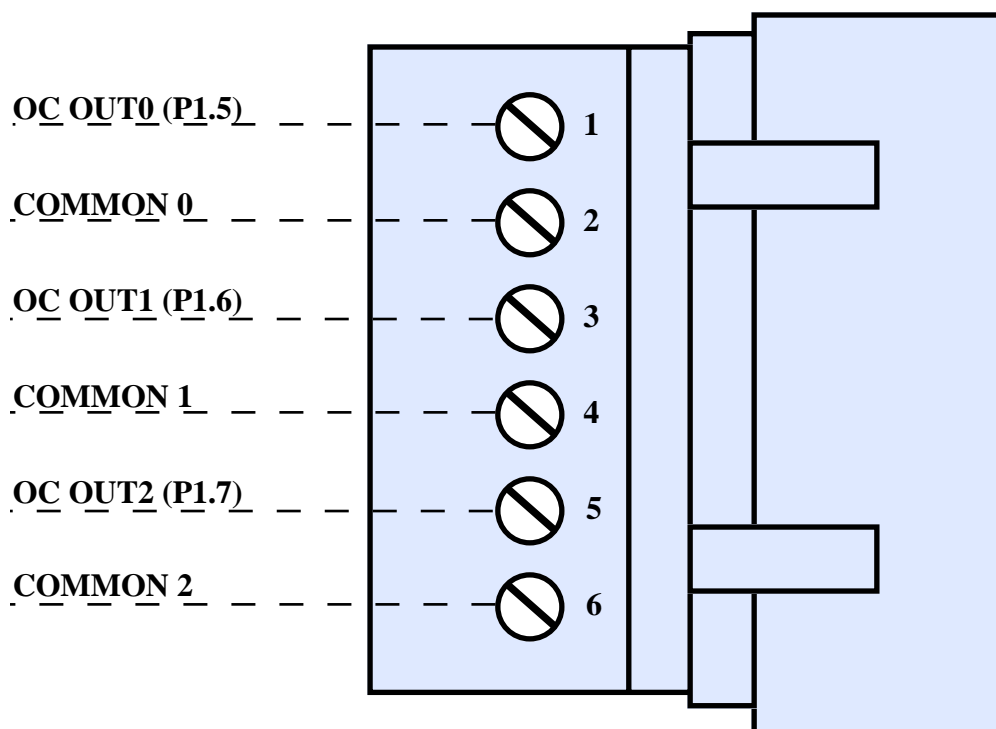



FIGURA 13: CN8 - CONNETTORE PER USCITE A TRANSISTORS

Legenda:

OC OUTn (Px.y) = O - Contatto in open collector del transistor NPN n, pilotato dal pin Px.y del microcontrollore.
COMMON = - Emitter comune dei transistors.

Le linee di output a transistor, comprendono un diodo LED con funzione di segnalazione visiva (il LED si accenderà tutte le volte in cui il transistor risulterà in conduzione); esse inoltre, sono optoisolate in modo da garantire una netta separazione galvanica tra l'elettronica interna ed il mondo esterno.
Lo stadio finale di tali uscite é caratterizzato da un transistor Darlington **NPN** in Open Collector, con gli emettitori separati in modo da poter comandare anche carichi alimentati da tensioni diverse.

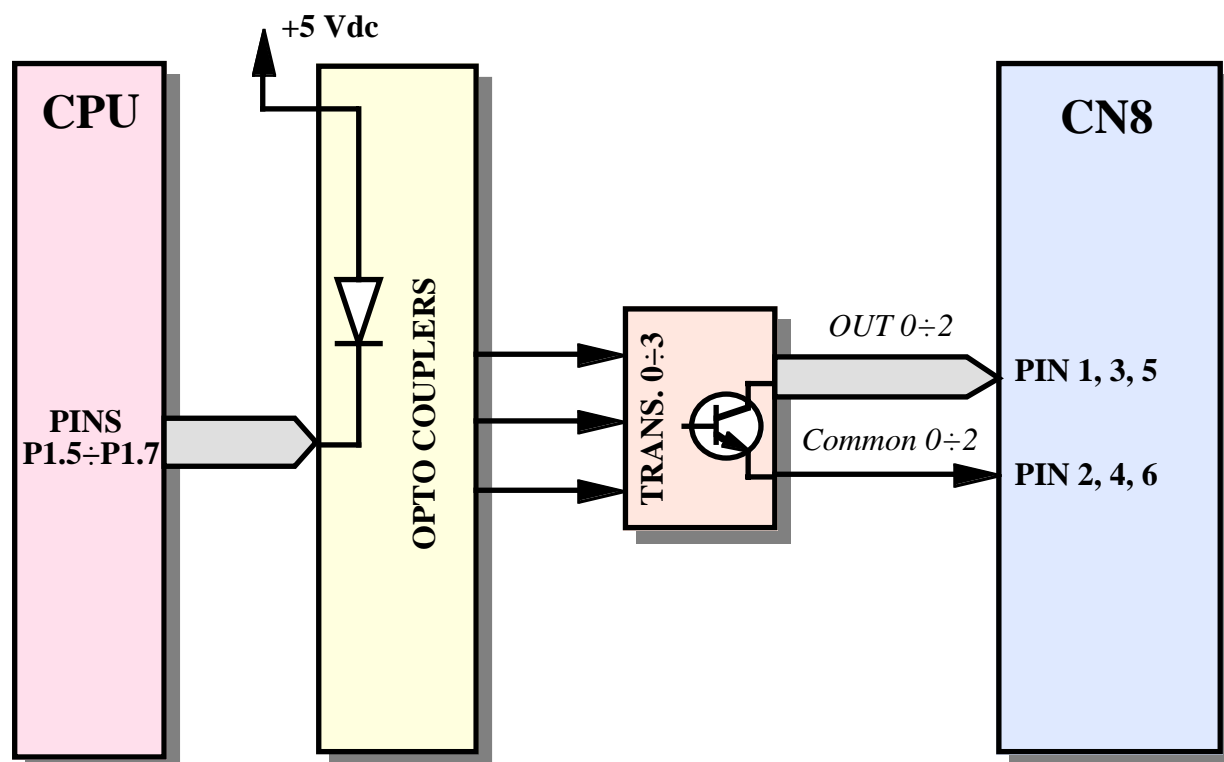



FIGURA 14: SCHEMA DELLE USCITE A TRANSISTORS

CN4 - CONNETTORE DI ALIMENTAZIONE

CN4 é un connettore a morsettiera a rapida estrazione, a passo 5,12 mm, composto da 4 contatti. Tramite CN4 devono essere fornite le tensioni di alimentazione, necessarie all'alimentatore switching di bordo ed agli opto isolatori della sezione di input NPN.
Si ricorda che per un corretto funzionamento della scheda, queste due tensioni devono essere galvanicamente isolate tra di loro.

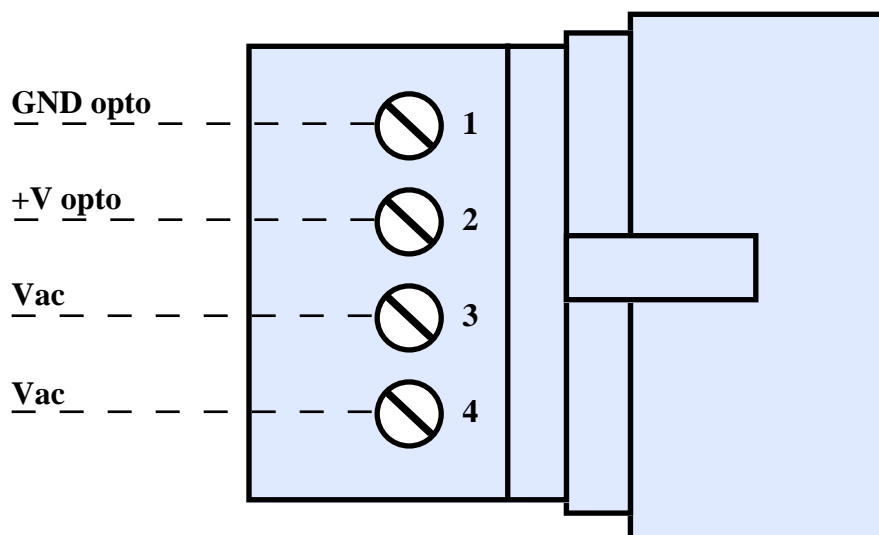



FIGURA 15: CN4 - CONNETTORE DI ALIMENTAZIONE

Legenda:

+V opto = I - Positivo della tensione di alimentazione +V opto
GND opto = - Linea di massa della tensione di alimentazione +V opto.
Vac = I - Linea di alimentazione per logica di controllo (+10÷40 Vdc o 8÷24Vac).
Vac = I - Linea di alimentazione per logica di controllo (+10÷40 Vdc o 8÷24Vac).

Per maggiori informazioni vedere il paragrafo "TENSIONI DI ALIMENTAZIONE" ed il paragrafo "CARATTERISTICHE ELETTRICHE".

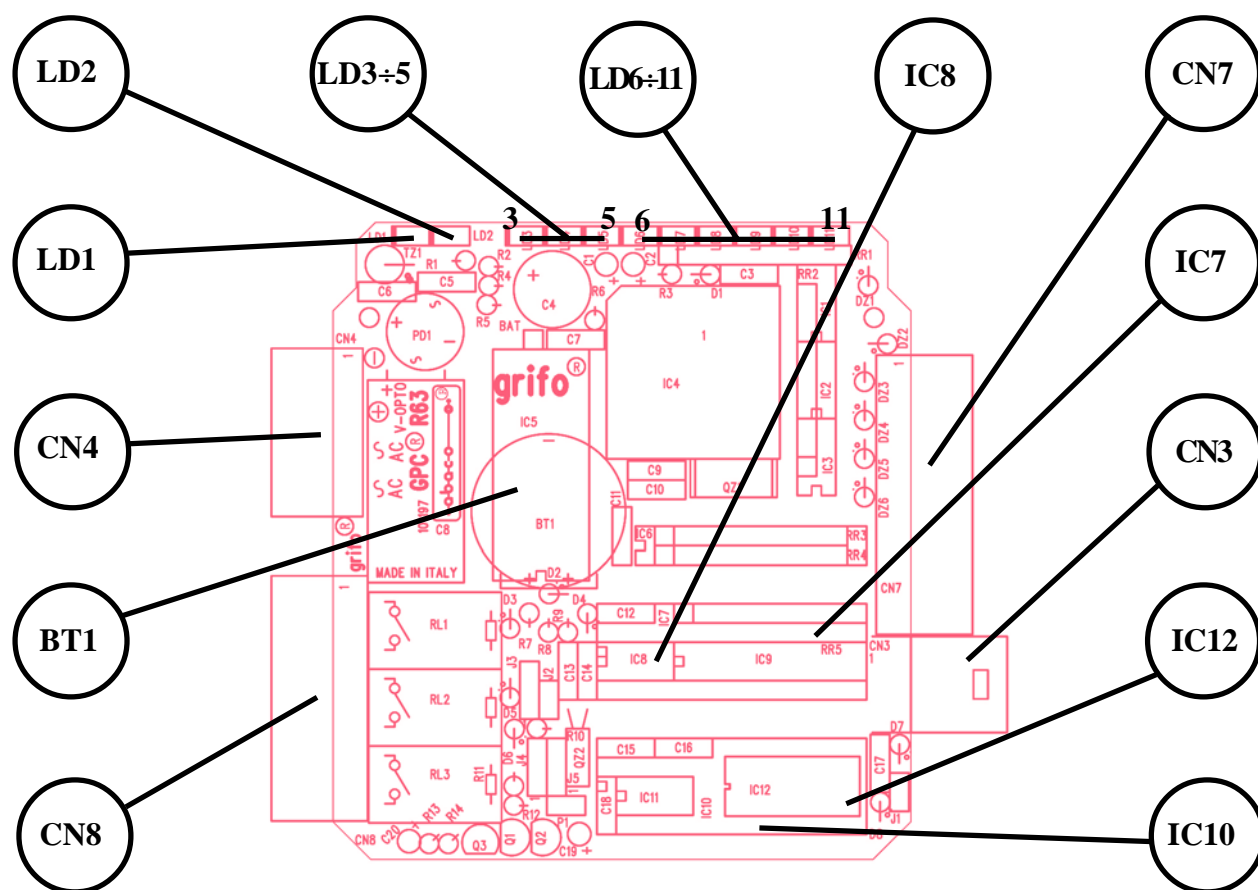



FIGURA 16: DISPOSIZIONE LED, MEMORIE,CONNETTORI, ECC. SU GPC® R63

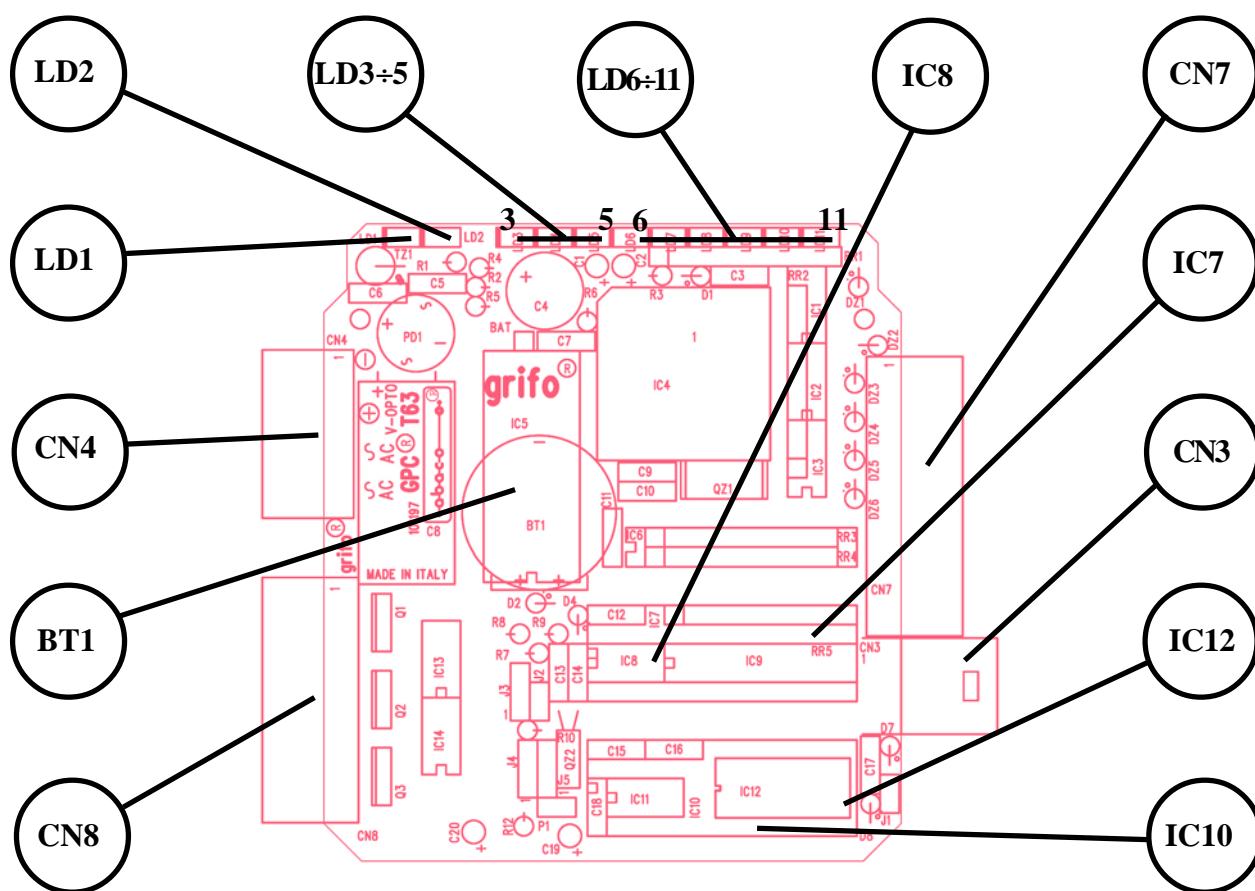



FIGURA 17: DISPOSIZIONE LED, MEMORIE,CONNETTORI, ECC. SU GPC® T63

INTERRUPTS

Una caratteristica peculiare della **GPC® R/T63** è la notevole potenza nella gestione delle interruzioni. Di seguito viene riportata una breve descrizione di quali sono i dispositivi che possono generare interrupts e con quale modalità; per quanto riguarda la gestione di tali interrupts si faccia riferimento ai data sheets del microprocessore.

- Ingresso optoisolato IN2	->	Genera un /INT0 = P3.2 sulla CPU.
- Ingresso optoisolato IN3	->	Genera un /INT1 = P3.3 sulla CPU.
- Real Time Clock	->	Genera un /INT1 = P3.3 sulla CPU.
- Periferiche della CPU	->	Generano un interrupt interno. In particolare tali possibili sorgenti d'interrupt interno sono le sezioni: timer counter, seriale,power failure, ecc.

Sulla scheda é presente un gestore d'interrupt che consente di attivare, disattivare, mascherare le sorgenti d'interrupt e che regolamenta l'attivazione contemporanea di più interrupts. In questo modo l'utente ha sempre la possibilità di rispondere in maniera efficace e veloce a qualsiasi evento esterno, stabilendo anche la priorità delle varie sorgenti.

INTERFACCIAMENTO DEGLI I/O CON IL CAMPO

Al fine di evitare eventuali problemi di collegamento della scheda con tutta l'elettronica del campo a cui le **GPC® R/T63** si devono interfacciare, si devono seguire le informazioni riportate nei precedenti paragrafi e le relative figure che illustrano le modalità interne di connessione.

- Tutti i segnali a livello TTL possono essere collegati a linee dello stesso tipo riferite alla massa digitale della scheda. Il livello 0V corrisponde allo stato logico 0, mentre il livello 5V corrisponde allo stato logico 1.
- Per i segnali optoisolati d'ingresso, all'esterno devono essere collegati i soli contatti da acquisire. Tali contatti (relé, fine-corsa, interruttori, ecc.) devono collegare o meno il segnale d'ingresso INx alla GND opto.
  Per quanto rigurda la corrispondenza dei segnali logici, il contatto aperto genera un **1** logico, mentre il contatto chiuso genera uno **0** logico, secondo la normativa NPN.
- I segnali d'uscita a relé, presenti solo sulla **GPC® R63**, devono essere collegati direttamente al carico da pilotare (elettrovalvole, relé di potenza, teleruttori, ecc.). La scheda fornisce il contatto normalmente aperto, in grado di sopportare una corrente massima di **5A** con una tensione che può arrivare fino a **30 Vdc** oppure **250 Vac**.
  Per fornire la possibilità di pilotare anche carichi diversi, con alimentazioni distinte, sono previsti tre diversi COMUNI relativi ad ognuno dei relé.
- I segnali di uscita a transistor Darlington NPN, presenti solo sulla **GPC® T63**, devono essere collegati al carico da pilotare (elettrovalvole, relé di potenza, teleruttori, ecc.). La scheda fornisce la linea di output in Open Collector, in grado di sopportare una corrente massima di **4A non continuativi**, con una tensione che può arrivare fino a **+45 Vdc**. I transistors, essendo privi di radiatore, sono in grado di pilotare in maniera continuativa, un carico resistivo che, alimentato a **24 Vdc**, assorbe una corrente massima di **600 mA**, questo a condizione che la temperatura di lavoro rimanga a 20 gradi centigradi.
  Anche in questo caso sono previsti tre diversi COMUNI relativi ad ogni transistor per fornire la possibilità di pilotare anche carichi diversi, con alimentazioni distinte.

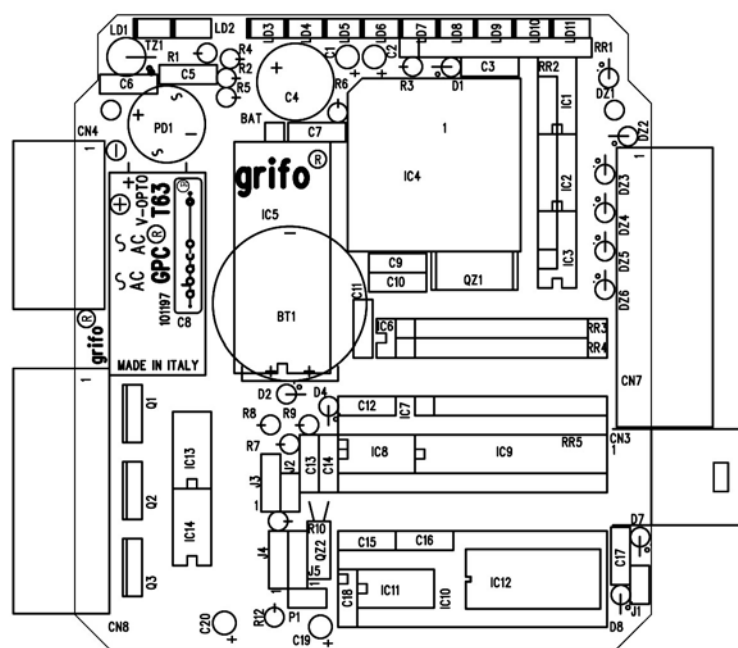



FIGURA 18: PIANTA COMPONENTI GPC® T63 (LATO COMPONENTI)

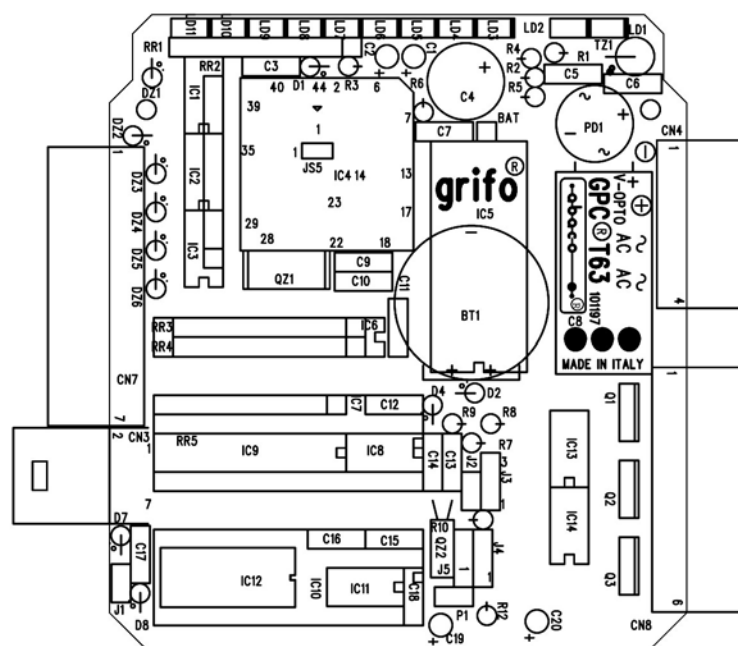



FIGURA 19: PIANTA COMPONENTI GPC® T63 (LATO STAGNATURE)

TENSIONI DI ALIMENTAZIONE

La **GPC® R/T63** dispone di una efficiente circuiteria che si presta a risolvere in modo comodo ed efficace il problema dell'alimentazione della scheda in qualsiasi condizione di utilizzo.
Di seguito vengono riportate le possibili configurazioni della sezione alimentatrice:

Senza alimentatore swicthing:

+V opto: Fornisce alimentazione agli optoisolatori della sezione di ingresso delle schede; deve essere di +24 Vdc e deve essere fornita tramite i pin 1 e 2 di CN4 oppure 2 e 8 di CN3.

+5 Vdc: Fornisce alimentazione alla logica di controllo ed alla sezione di output delle schede; deve essere di +5 Vdc ± 5% e deve essere fornita tramite i pin 1 e 7 di CN3.

*Con alimentatore swicthing (opzione **.SW**):*

+V opto: Fornisce alimentazione agli optoisolatori della sezione di ingresso delle schede; deve essere di +24 Vdc e deve essere fornita tramite i pin 1 e 2 di CN4 oppure 2 e 8 di CN3.

Vac: Fornisce alimentazione alla logica di controllo ed alla sezione di output delle schede, tramite l'alimentatore switching di bordo; deve essere di 10÷40 Vdc oppure 8÷24 Vac e deve essere fornita tramite i pin 3 e 4 di CN4 (in caso di tensione continua é indifferente la polarità). In questo modo é possibile alimentare le schede con dispositivi standard del settore industriale come trasformatori, batterie, celle solari, ecc. Se é necessario alimentare dei carichi esterni a +5 Vdc é possibile prelevare tale tensione dai pin 1 e 7 di CN3. Da notare che l'alimentatore switching di bordo é dotato di ponte radrizzatore a diodi, quindi in caso di alimentazione con una tensione continua, il segnale di massa digitale (GND) delle schede, non é allo stesso potenziale di quello collegato su CN4.

Per garantire la massima immunità ai disturbi e quindi un corretto funzionamento delle schede, é necessario che queste due tensioni siano galvanicamente isolate tra di loro; a questo scopo può essere ordinato l'alimentatore **EXPS-2** che svolge questa funzione partendo dalla tensione di rete.
La **GPC® R/T 63** é dotata di una circuiteria di protezione a **TransZorb™** per evitare danni dovuti a tensioni non corrette. La selezione del tipo di sezione alimentatrice delle schede, deve avvenire in fase di ordine delle stesse; infatti questa scelta implica una diversa configurazione hardware che deve essere effettuata dal personale della **grifo®**.
Come sucessivamente descritto la presenza delle due tensioni di alimentazioni necessarie é visualizzata anche da due appositi LED disposti sul frontale della scheda.
Si ricorda che la configurazione switching é quella normale di vendita, ovvero la versione senza switching é una condizione particolare (OEM) da concordare con **grifo®**.
Al fine di ridurre i consumi della scheda si possono utilizzare le modalità operative di power down ed idle della CPU. Queste modalità consentono di definire la frequenza di lavoro della CPU e può essere selezionata programmando gli appositi registri internidel microprocessore. Il programma applicativo sviluppato dall'utente può quindi ridurre il consumo sull'alimentazione ed eventualmente ripristinare il funzionamento normale in corrispondenza di un evento presatbilito come ad esempio un interrupt, variazione di un ingresso digitale, intervallo di tempo trascorso, ecc.
Per ulteriori informazioni si faccia riferimento al paragrafo "CARATTERISTICHE ELETTRICHE".

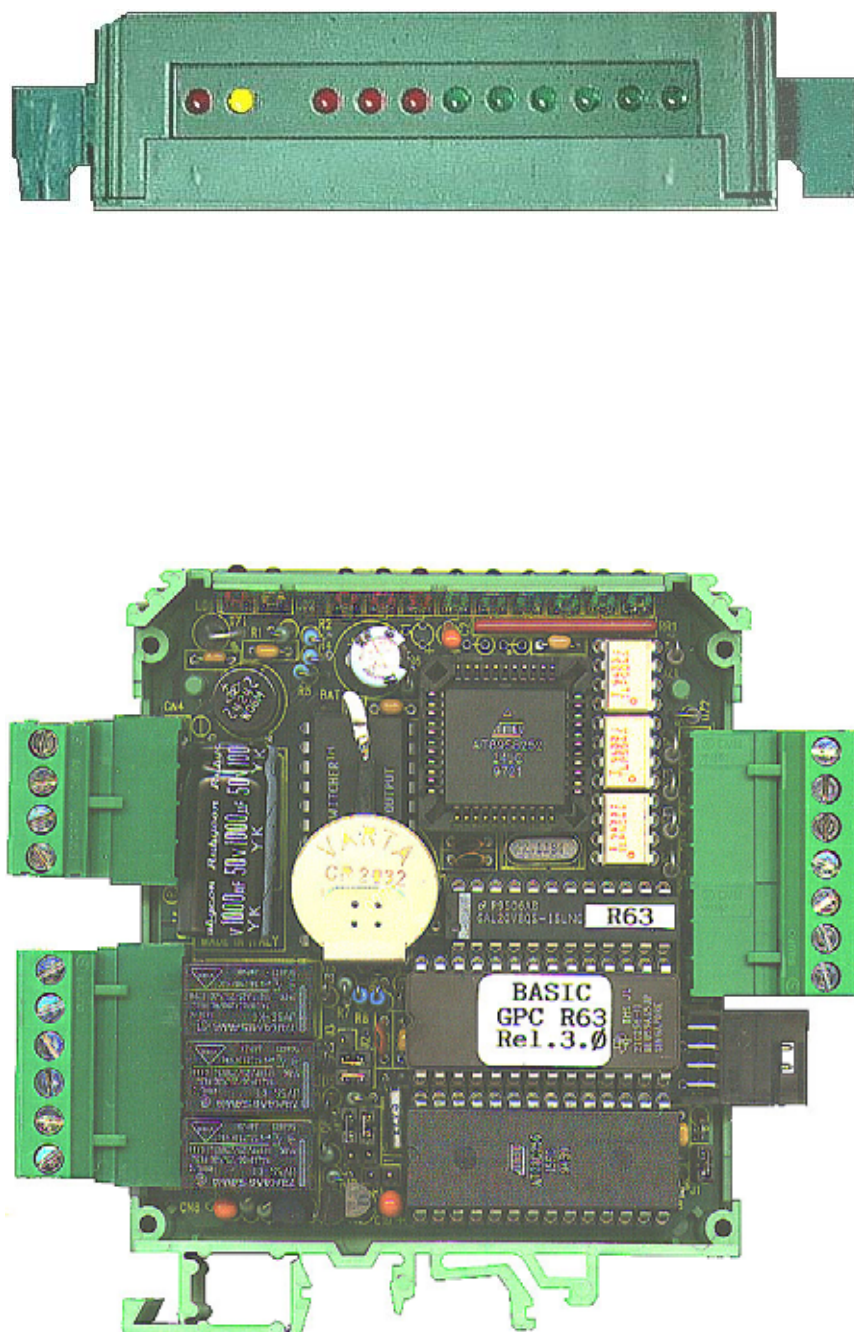



FIGURA 20: FOTO SCHEDA GPC® R63

SEGNALAZIONI VISIVE

La scheda **GPC® R/T63** é dotata delle segnalazioni visive descritte nella seguente tabella:

LED	COLORE	FUNZIONE
LD1	Rosso	Visualizza presenza tensione di alimentazione +5 Vdc per la logica.
LD2	Giallo	Visualizza presenza tensione di alimentazione +Vopto per gli ingressi optoisolati.
LD3÷LD5	Rosso	Visualizzano lo stato delle tre uscite digitali 0÷2. Il LED attivo segnala la connessione dell'uscita OUTn al comune COMMONn.
LD6÷LD11	Verde	Visualizzano lo stato dei sei ingressi digitali 0÷5. Il LED attivo segnala la connessione dell'ingresso INPn al segnale GND Opto.

FIGURA 21: TABELLA DELLE SEGNALAZIONI VISIVE

La funzione principale di questi LEDs é quella di fornire un'indicazione visiva dello stato della scheda, facilitando quindi le operazioni di debug e di verifica di funzionamento di tutto il sistema. Per una più facile individuazione di tali segnalazioni visive, si faccia riferimento alle figure 16 e 17, mentre per ulteriori informazioni sull'attivazione dei LED si faccia riferimento ai paragrafi precedenti.
Tutti i LEDs descritti nella figura 21 sono visibili sul profilo frontale della scheda in modo da consentirne l'ispezione anche quando la scheda é montata nel quadro elettrico.

BACK UP

La **GPC® R/T63** é provvista di una batteria al litio BT1 che provvede a tamponare la SRAM+RTC di bordo anche in assenza della tensione di alimentazione. L'utente può collegare o meno tale batteria alla circuiteria di back up grazie ad un semplice strip femmina, collegata ad un pezzo di filo, che può essere manualmente inserita nell'adiacente pin della batteria. La scheda é fornita con la batteria non collegata in modo da salvaguardarne la durata in fase di trasporto ed installazione é l'utente la deve collegare quando é necessario mantenere il conteggio dell'orologio ed il contenuto della SRAM seriale. Per l’indiduazione della batteria BT1 a bordo delle schede si vedano le figure 16 e 17.

JUMPERS

Esistono a bordo della **GPC® R/T63** 7 jumpers, con cui è possibile effettuare alcune selezioni che riguardano il modo di funzionamento della stessa. Di seguito ne è riportato l’elenco, l’ubicazione e la loro funzione nelle varie modalità di connessione.

JUMPER	N. VIE	UTILIZZO
J1	2	Seleziona settaggio ingresso di configurazione.
J2	2	Seleziona mappaggio memorie assieme a J3.
J3	3	Seleziona mappaggio memorie assieme a J2.
J4	3	Configura IC10 per il tipo di memoria montata.
J5	3	Configura IC10 per la dimensione della memoria montata.
JS5	3	Seleziona area codice da ROM esterna o interna al microcontrollore.
P1	2	Abilita circuiteria di reset a bordo scheda.

FIGURA 22: TABELLA RIASSUNTIVA JUMPERS

Di seguito è riportata una descrizione tabellare delle possibili connessioni dei 7 jumpers con la loro relativa funzione. Per riconoscere tali connessioni sulla scheda si faccia riferimento alla serigrafia della stessa o alle figure 4, 5, 18, 19 di questo manuale, dove viene riportata la numerazione dei pins dei jumpers, che coincide con quella utilizzata nella seguente descrizione. Per l'individuazione dei jumpers a bordo della scheda, si utilizzino invece le figure 25, 27.
In tutte le seguenti tabelle l'***** indica la connessione di default, ovvero quella impostata in fase di collaudo, con cui la scheda viene fornita.

JUMPERS A 2 VIE

JUMPER	CONNESSIONE	UTILIZZO	DEF.
P1	non connesso	Disattiva circuiteria di reset a bordo scheda.	*
	connesso	Attiva circuiteria di reset a bordo scheda.	
JS5	non connesso	Abilita lettura codice dalla ROM interna del microcontrollore.	
	connesso	Abilita lettura codice dalla ROM esterna del microcontrollore = memorie della scheda.	*
J1	non connesso	Setta ingresso di configurazione allo stato logico 1 (seleziona modalità DEBUG).	
	connesso	Setta ingresso di configurazione allo stato logico 0 (seleziona modalità RUN).	*
J2	non connesso	Questo jumper é usato assieme a J3 per la selezione del mappaggio memorie. Per maggiori informazioni vedere paragrafo "INDIRIZZI MEMORIE".	*
	connesso		

FIGURA 23: TABELLA JUMPERS A 2 VIE

JUMPERS A 3 VIE

JUMPER	CONNESSIONE	UTILIZZO	DEF.
J3	non connesso posizione 1-2 posizione 2-3	Questo jumper é usato assieme a J2 per la selezione del mappaggio memorie. Per maggiori informazioni vedere paragrafo "INDIRIZZI MEMORIE".	*
J4	posizione 1-2	Configura IC 10 per EPROM o FLASH EPROM.	
	posizione 2-3	Configura IC 10 per EEPROM o SRAM.	*
J4 e J5	pin 2 J5 con pin 3 J4	Configura IC 10 per 32K FLASH EPROM.	
J5	posizione 1-2	Configura IC 10 per 32K EPROM.	
	posizione 2-3	Configura IC 10 per 32K EEPROM o SRAM.	*

FIGURA 24: TABELLA JUMPERS A 3 VIE

JUMPER A STAGNO

La connessione di default dei jumpers a stagno denominati **JSxx**, é effettuata con una sottile pista sul lato stagnature. Quindi, se tale configurazione deve essere variata, si deve prima tagliare la pista con un taglierino affilato e poi effettuare la connessione richiesta con uno stagnatore di bassa potenza utilizzando dello stagno non corrosivo.

POWER ON E RESET

La scheda **GPC® R/T63** è dotata di una circuiteria di power on e reset che gestisce la fase, sempre critica, di accensione e partenza. In particolare le caratteristiche di questa circuiteria sono le seguenti:
- tempo di power on fisso di circa 200 msec, definito da un'apposita rete RC;
- sorgente di reset esterna dal contatto P1;
- uscita di reset collegata a tutte le sezioni della scheda;

Dopo un'attivazione e sucessiva disattivazione del segnale di reset, la scheda riprende l'esecuzione del programma salvato su IC7 all'indirizzo 0000H, partendo da una condizione di azzeramento generale di tutti i dispositivi di bordo
I due pin di P1 possono essere collegati ad un conrtatto normalmente aperto (ad esempio un pulsante) e quando il contatto é chiuso (due pin cortocircuitati) la circuiteria di reset viene attivata. La funzione principale di questo contatto è quella di uscire da condizioni di loop infinito, soprattutto durante la fase di debug o di garantire uno stato certo di partenza.
Per una facile individuazione di tale contatto di reset a bordo scheda, si faccia riferimento alle figure 25 e 27.

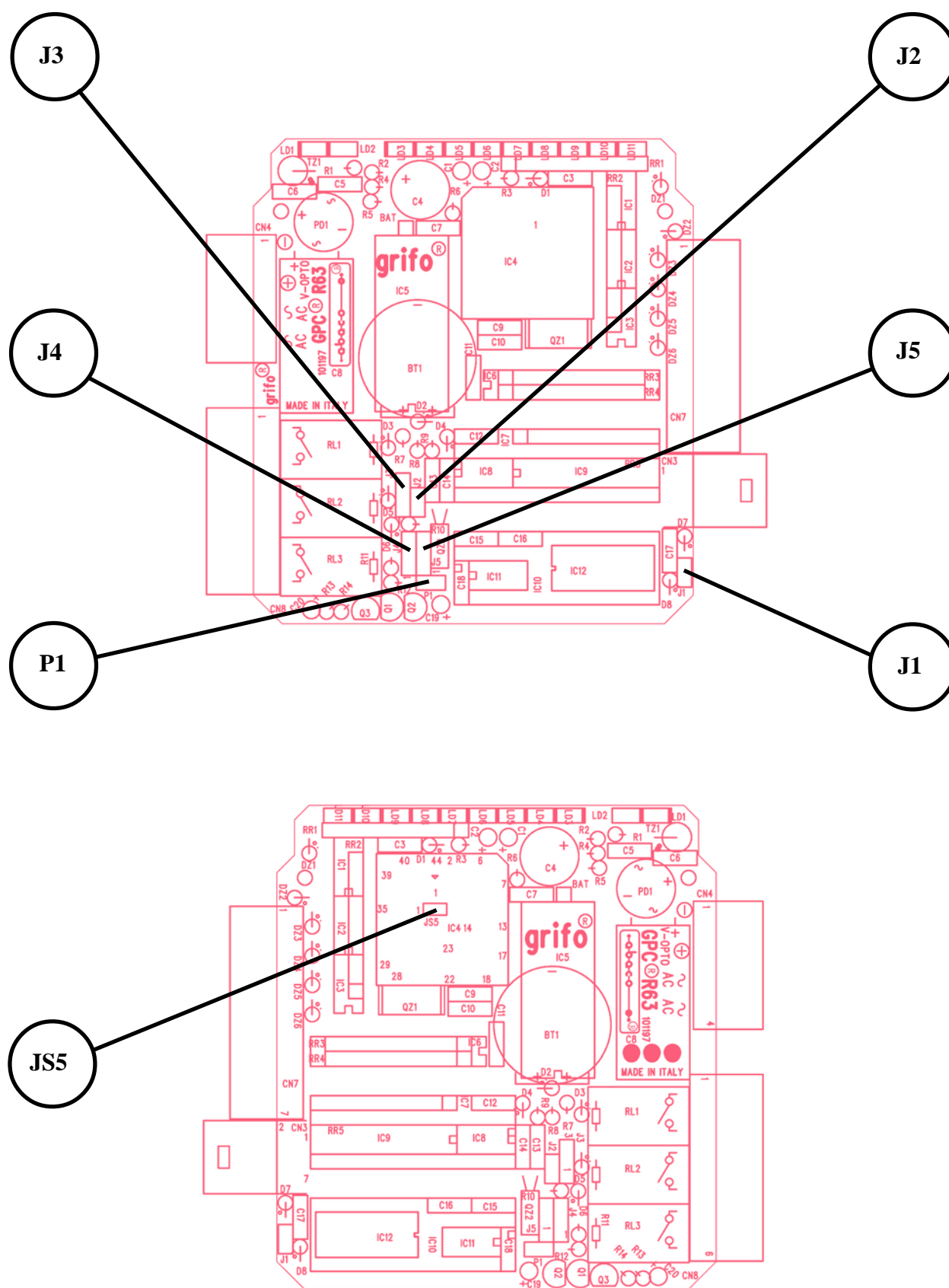



FIGURA 25: DISPOSIZIONE JUMPERS GPC® R63 (LATO COMPONENTI E STAGNATURE)

SELEZIONE MEMORIE

La **GPC® R/T63** può montare fino ad un massimo di 96,2K bytes di memoria variamente suddivisa. In particolare valgono le informazioni riportate nella seguente tabella:

NOME	DISPOSITIVO	DIMENSIONE	CONFIGURAZIONE JUMPER
IC7	EPROM	32K Bytes	-
IC12	SRAM	32K Bytes	-
IC10	EPROM	32K Bytes	J4, J5 in posizione 1-2
	EEPROM	32K Bytes	J4, J5 in posizione 2-3
	FLASH EPROM	32K Bytes	J4 in posizione 1-2 e pin 2 di J5 con pin 3 di J4
	SRAM	32K Bytes	J4, J5 in posizione 2-3
IC8	SRAM+RTC seriale	256 Bytes	-

FIGURA 26: TABELLA DI SELEZIONE MEMORIE

Gli zoccoli IC7 e IC10 seguono lo standard JEDEC, quindi i dispositivi di memoria che possono essere installati dovranno essere conformi a questo standard. Il dispositivo di memoria seriale presente su IC8 può essere installato solo dai tecnici della **grifo®**. Il settaggio dei jumpers indicato nella figura 26 influisce solo sulla configurazione degli zoccoli indicati nella tabella stessa, mentre gli indirizzi di mappaggio delle memorie sono definiti da altri jumers, come descritto nel paragrafo MAPPAGGIO DELLE MEMORIE.
La configurazione relativa alla FLASH EPROM su IC10 richiede una connessione particolare dei jumper J4 e J5: il pin 2 di J5 deve essere collegato al pin 3 di J4. Visto che questi due pin non sono adiacenti non si può utilizzare un normale jumper a cavaliere bensì un jumper a filo; in caso d'ordine di questa opzione (.32KF) alla **grifo®**, il jumper a filo viene fornito assieme al componente già montati sulla scheda.
Normalmente la **GPC® R/T63** viene fornita nella configurazione di default che comprende 32K SRAM installati su IC12 e 256 bytes di SRAM seriale installati su IC8; ogni configurazione diversa da questa deve essere specificata in fase di ordine o montata autonomamente dall'utente. Di seguito vengono riportati i codici delle opzioni di memoria disponibili:

.32K	->	32K x 8 SRAM
.32KMOD	->	32K x 8 SRAM tamponata
.32EE	->	32K x 8 EEPROM parallela
.32KF	->	32K x 8 FLASH EPROM parallela

Per ulteriori informazioni si prega di contattare direttamente la **grifo®**.

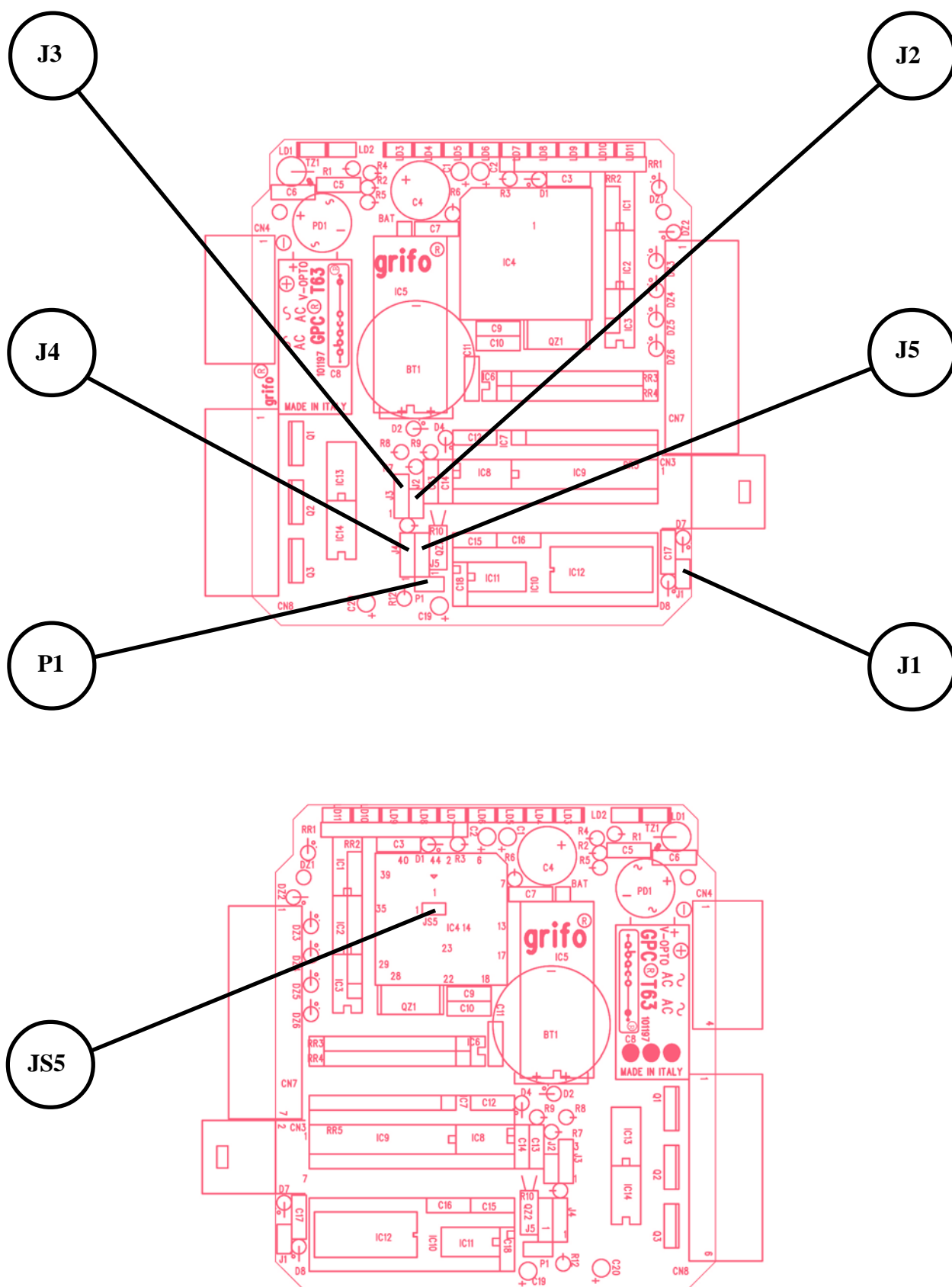



FIGURA 27: DISPOSIZIONE JUMPERS GPC® T63 (LATO COMPONENTI E STAGNATURE)

DESCRIZIONE SOFTWARE

La scheda ha usufruisce di una ricca serie di strutture software che consentono di utilizzarne al meglio le caratteristiche e di sviluppare le applicazioni necessarie in un tempo veramente corto. In generale la scheda può sfruttare tutte le risorse software per il microprocessore montato, ovvero i numerosi pacchetti ideati per la famiglia 51, sia ad alto che a basso livello. Tutti i pacchetti di sviluppo software forniti dalla **grifo®** sono sempre accompagnati da esempi che illustrano come gestire ogni sezione della scheda e da una completa documentazione d'uso. Tra questi ricordiamo:

GET51: Completo programma di Editor , Comunicazione e gestione delle Memorie di Massa per le schede della famiglia 51. Questo programma, sviluppato dalla **grifo®**, consente di operare in condizioni ottimali, in abbinamento ai pacchetti software BASIC R/T63, MDP, BXC51, FMO52, ecc. Una serie di comodi menù a tendina facilita l’uso del programma, il quale può funzionare anche in abbinamento ad un mouse. Il programma, oltre che girare in ambiente MS-DOS e Windows, gira tranquillamente anche sulle macchine MACINTOSH in abbinamento al programma VIRTUAL-PC. Viene fornito su CD.

MDP: monitor debugger in grado di caricare e debuggare un qualsiasi file HEX con codice ‘I51. Dispone di tutti i comandi normalmente disponibili con un'emulatore e fornisce quindi all'utente la possibilità di operare comodamente con tutte le risorse di bordo. Per questo pacchetto software é sufficiente disporre di un P.C. che effettua le sole operazioni di console nei confronti dell'utente.

FORTH: completa struttura di sviluppo che consente di programmare la scheda in FORTH. Richiede un P.C. per l'interfaccia utente e rende disponibili strutture dati e di programmazione ad alto livello, che velocizzano lo sviluppo dell'applicativo con ottime caratteristiche in termini di codice sviluppato e velocità di esecuzione.

BASIC R/T63: completa struttura di sviluppo che consente di programmare la scheda con un BASIC interpretato adatto alle applicazioni industriali. Per opearare é sufficiente un P.C. che svolge le funzioni di consolle nei confronti della scheda su cui viene invece sviluppato, debuggato, provato e salvato il programma da realizzare. La programmazione é ad alto livello ed interessa la maggioranza dei dispositivi a bordo scheda, di cui vengono già forniti i driver software di facile utilizzo.

BXC51: Cross compilatore per files sorgenti scritti in BASIC R/T63. Disponibile in ambiente MS-DOS, permette un notevole incremento in termini di velocità di esecuzione rispetto all’equivalente programma in BASIC interpretato.

HI TECH C 51: Cross compilatore per file sorgenti scritti in linguaggio C. E’ un potente pacchetto software che tramite un comodo I.D.E. permette di utilizzare un editor, un compilatore C (floating point), un assemblatore, un ottimizzatore, un linker e un remote debugger. Sono inoltre inclusi i source delle librerie.

SYS51CW: Cross compilatore per programmi scritti in C, disponibile in ambiente WINDOWS con un comodo IDE che mette a disposizione: editor, compilatore C, assemblatore, ottimizzatore, linker, librerie ed un debugger simbolico remoto.

SYS51PW: Cross compilatore per programmi scritti in PASCAL, disponibile in ambiente WINDOWS con un comodo IDE che mette a disposizione: editor, compilatore PASCAL, assemblatore, ottimizzatore, linker, librerie ed un debugger simbolico remoto.

XPAS51: Cross compilatore per files sorgenti scritti in PASCAL,disponibile in ambiente MS-DOS.

DDS MICRO C 51: E’ un comodo pacchetto software, a basso costo, che tramite un completo I.D.E. permette di utilizzare un editor, un compilatore C (integer), un assemblatore, un linker e un remote debugger abbinato ad un monitor. Sono inclusi i sorgenti delle librerie ed una serie di utility.

NO ICE 51: Potente struttura di debugger composta da un monitor debugger residente sulla scheda e da un apposito programma MS-DOS e/o Windows. I due programmi comunicano tramite una linea seriale in RS 232. Il NOICE include: debug a livello sorgente, disassemblatore, visualizzatore di file, editor e visualizzazione della memoria, numero di breakpoint illimitato, esecuzione di singole istruzioni indipendente dall'hardware, definizione di simboli, possibilità di eseguire file di comandi, gestione del back trace, help in linea, ecc.

BASCOM 8051: Cross compilatore a basso costo per files sorgenti scritti in BASIC, disponibile in ambiente WINDOWS con un comodo IDE che mette a disposizione un editor, il compilatore ed un simulatore molto potente per il debugger del sorgente. Comprende molti modelli di memoria, svariati tipi di dati ed istruzioni dedicate alle risorse hardware.

FMO 52: monitor debugger in grado di caricare e debuggare un qualsiasi file HEX con codice ‘I51. Dispone di tutti i comandi normalmente disponibili con un'emulatore e fornisce quindi all'utente la possibilità di operare comodamente con tutte le risorse di bordo. Per questo pacchetto software é sufficiente disporre di un P.C. che effettua le sole operazioni di console nei confronti dell'utente.
E’ inoltre in grado di programmare su FLASH EPROM l’applicativo sviluppato dall’utente e sucessivamente eseguirlo in modalità di autorun.

μC/51: E’ un comodo pacchetto software, a basso costo, che tramite un completo I.D.E. permette di utilizzare un editor, un compilatore ANSI C, un assemblatore, un linker e un remote debugger configurabile da utente a livello sorgente. Sono inclusi i sorgenti delle librerie fondamentali e del remote debugger, alcuni esempi di utilizzo e vari programmi di utility.

LADDER WORK: E' un semplice sistema per creare programmi di automazione con la conosciuta e diffusa logica a contatti. Include un editor grafico che consente di posizionare e collegare i componenti hardware della scheda (input, output, contatori, A/D, ecc) come su uno schema elettrico e di defirne le proprietà, un efficiente compilatore che converte lo schema in codice eseguibile ed utility per il download di tale codice verso la scheda. Il tutto integrato in un comodo IDE per Windows. Viene fornito sotto forma di CD che comprende esempi e manuale d'uso e relativa chiave di abilitazione.

INTRODUZIONE

In questo capitolo ci occuperemo di fornire tutte le informazioni relative all'utilizzo della scheda, dal punto di vista della programmazione via software. Tra queste si trovano le informazioni riguardanti il mappaggio della scheda e la gestione software delle sezioni componenti.

MAPPAGGIO DELLE RISORSE DI BORDO

La gestione delle risorse della scheda è affidata ad una logica di controllo completamente realizzata con logiche programmabili. Essa si occupa del mappaggio delle memorie e di tutte le periferiche di bordo, semplificando l'operatività dell' utente. La logica di controllo è realizzata in modo da gestire separatamente il mappaggio delle memorie di bordo ed il mappaggio delle periferiche viste in input/ output. Complessivamente le CPU disponibili indirizzano direttamente 64K di area codice e 64K di area dati, quindi alla logica di controllo è assegnato il compito di allocare i dispositivi di memoria installabili nello spazio fisico massimo di 128K Bytes. Questa gestione è effettuata via hardware tramite lo strippaggio di alcuni jumpers (J2, J3) con cui si può definire quali memorie utilizzare e il range di indirizzamento per ciascuna di esse. Per quanto riguarda il mappaggio dell'I/O si deve invece ricordare che la logica di controllo provvede naturalmente a non utilizzare le locazioni riservate per le periferiche interne della CPU, in modo da evitare ogni problema di conflittualità. Riassumendo i dispositivi mappati sulla scheda sono:

- 32K bytes di EPROM su IC 7
- 32K bytes di SRAM su IC 12
- 32K bytes di SRAM, EPROM, EEPROM, FLASH EPROM su IC 10
- Jumper di configurazione J1
- Segnale DIR per la comunicazione seriale

Questi occupano gli indirizzi riportati nei paragrafi seguenti e non possono essere riallocati in nessun altro indirizzo. La SRAM+RTC seriale di IC 8, è sempre gestita dalla logica di controllo, ma effettivamente non occupa spazio d'indirizzamento in quanto sfrutta una comunicazione seriale sincrona gestita tramite linee di I/O della CPU.

MAPPAGGIO DELLE MEMORIE

Per quanto riguarda il mappaggio delle memorie, la scheda può essere configurata in 3 modi.
Di seguito viene riportata una schematizzazione di questi indirizzamenti, con le indicazioni di come devono essere settati i jumpers J2 e J3 che svolgono questa selezione. La scelta del mappaggio deve essere effettuata dall'utente in base al pacchetto software utilizzato e/o le richieste dell'applicazione. Si ricorda che la posizione 1-2 del jumper J3 non é descritta in quanto é riservata per future espansioni.

MAPPAGGIO 0

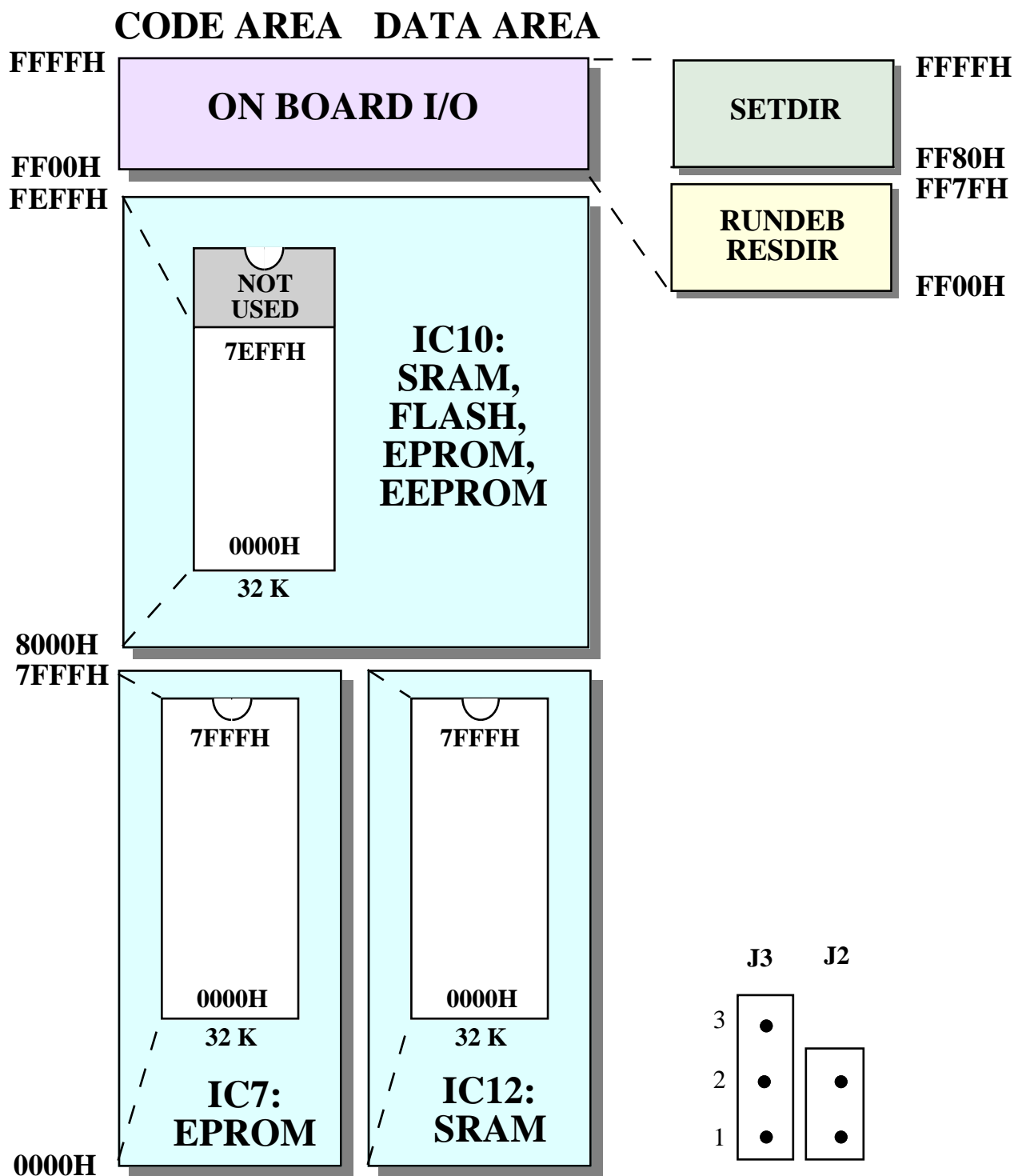



FIGURA 28: MAPPAGGIO DELLE MEMORIE IN MODO 0

Usato dai pacchetti software: BASIC R/T63; BXC51; HI TECH C; DDS MICRO C; SYS51PW; SYS51CW; BASCOM 8051; µC/51; ecc.

MAPPAGGIO 1

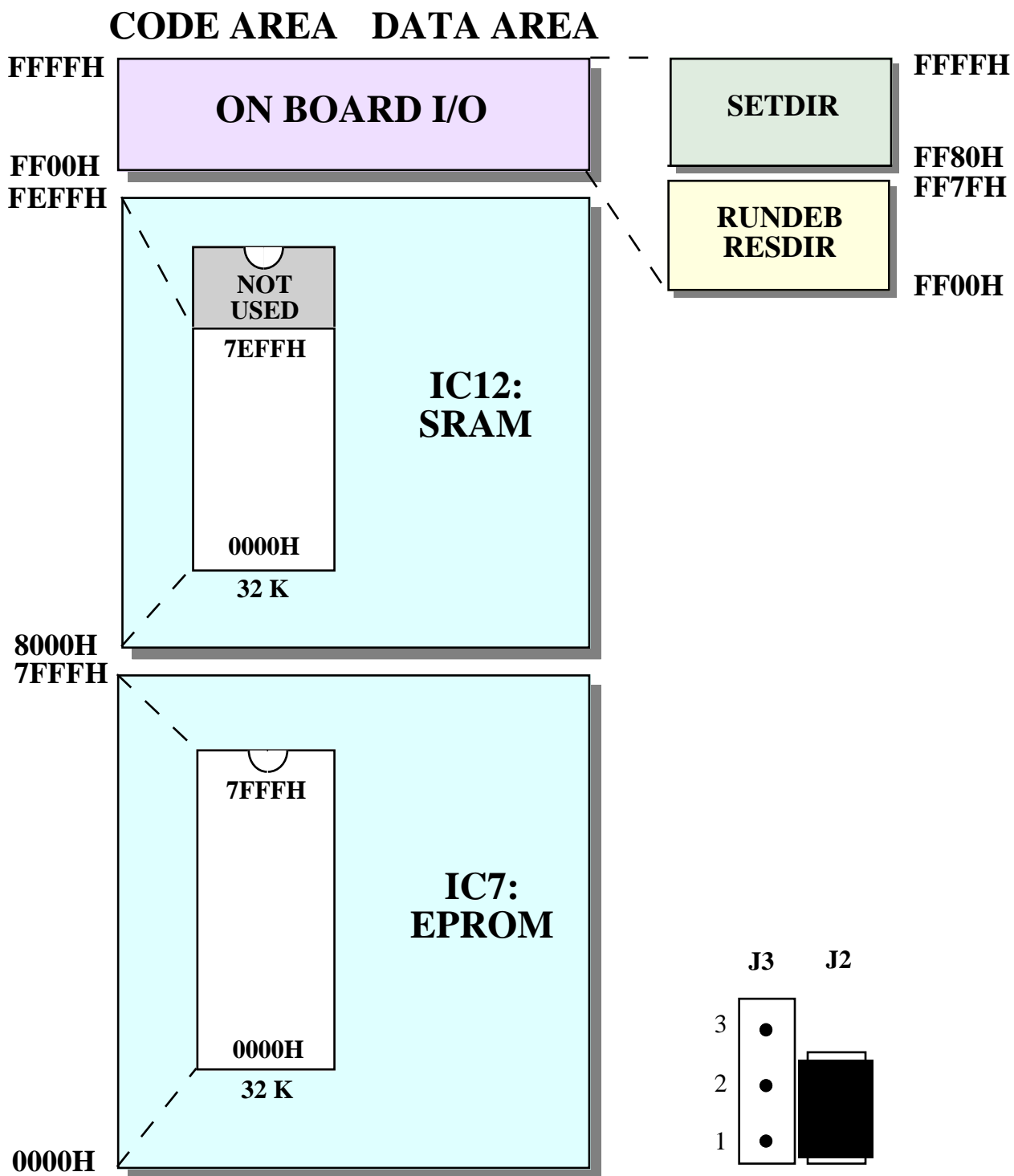



FIGURA 29: MAPPAGGIO DELLE MEMORIE IN MODO 1

Usato da pacchetti software come: HI TECH C; DDS MICRO C; SYS51PW; SYS51CW; BASCOM 8051; µC/51; ecc.

MAPPAGGIO 3

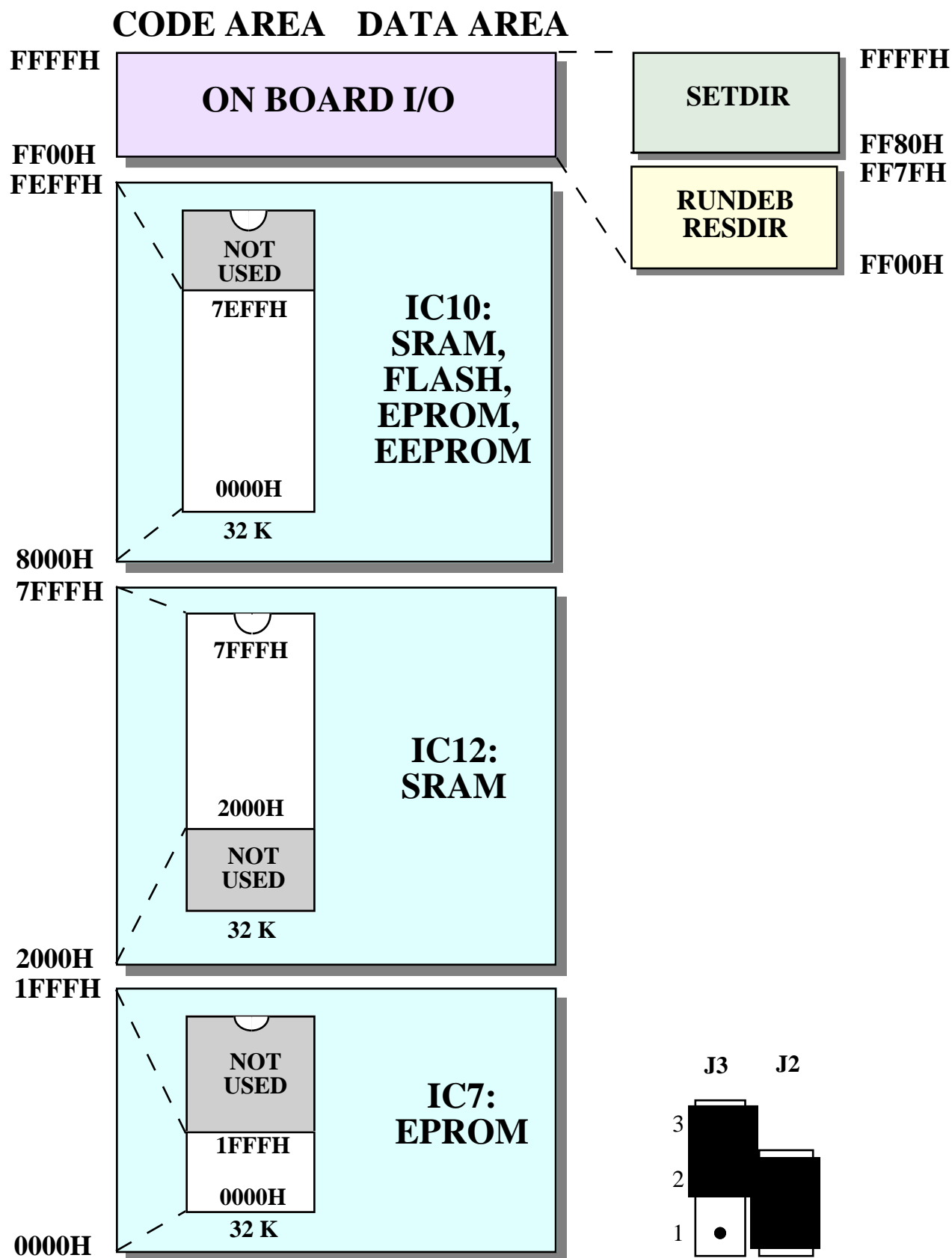



FIGURA 30: MAPPAGGIO DELLE MEMORIE IN MODO 3

Usato da pacchetti software come: MD/P; LUCIFER HI TECH C; DDS MICRO C; SYS51PW; SYS51CW; BASCOM 8051; FMO 52; NO ICE 51; µC/51; LADDER WORK; ecc.

MAPPAGGIO DELL’I/O

Per l'I/O sono utilizzati gli ultimi 256 indirizzi dei 64K bytes dell'area dati gestita dalla CPU. Per maggior chiarezza nella seguente tabella si riportano i nomi dei registri, i loro indirizzi, i tipi di accesso ed una breve descrizione del loro significato:

DISPOSITIVO	REGISTRO	INDIRIZZO	R/W	SIGNIFICATO
Ingresso configurazione	RUNDEB	FF00H÷FF7FH	R	Registrio di acquisizione stato J1.
Segnale DIR	RESDIR	FF00H÷FF7FH	R	Registro di settaggio segnale DIR basso.
	SETDIR	FF80H÷FFFFH	R	Registro di settaggio segnale DIR alto.

FIGURA 31: TABELLA INDIRIZZAMENTO I/O

Per quanto riguarda la descrizione del significato dei registri qui sopra riportati, si faccia riferimento al capitolo sucessivo “DESCRIZIONE SOFTWARE DELLE PERIFERICHE DI BORDO”; per la descrizione di tutti i registri interni al microprocessore, non riportati in figura 31, fare invece riferimento alla documentazione della casa costruttrice o all'appendice B di questo manuale.

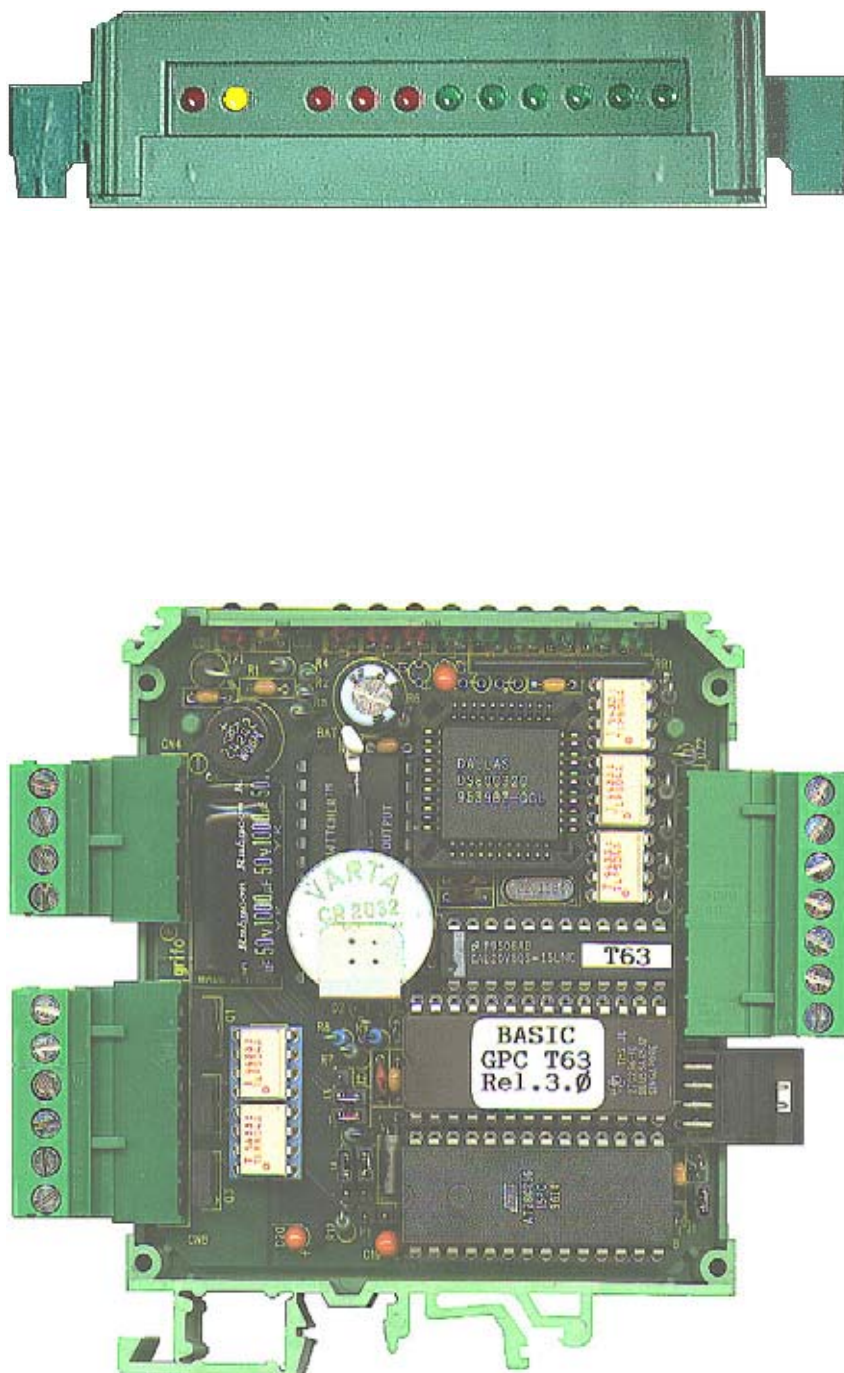



FIGURA 32: FOTO SCHEDA GPC® T63

DESCRIZIONE SOFTWARE DELLE PERIFERICHE DI BORDO

Nel paragrafo precedente sono stati riportati gli indirizzi di allocazione di tutte le periferiche e di seguito viene riportata una descrizione dettagliata della funzione e del significato dei relativi registri e o linee (al fine di comprendere le successive informazioni, fare sempre riferimento alla tabella di figura 31). Qualora la documentazione riportata fosse insufficiente fare riferimento direttamente alla documentazione tecnica della casa costruttrice del componente. Nei paragrafi successivi si usano le indicazioni **D0÷D7** e **.0÷7** per fare riferimento ai bits della combinazione utilizzata nelle operazioni di I/O.

INGRESSO CONFIGURAZIONE: J1 (RUN/DEBUG)

Il jumper J1 può essere acquisito via software, effettuando una semplice operazione di lettura all'indirizzo del registro RUNDEB. Il significato dei bits del registro é il seguente:

D7	->	Stato di J1
D6÷D0	->	RISERVATI

Il jumper **NON CONNESSO** fornisce lo stato logico **1** al bit D7, mentre il jumper **CONNESSO** fornisce lo stato logico **0**. Il registro RUNDEB condivide lo stesso indirizzo di altre periferiche di bordo, quindi l'utente deve ricordare che la sua acquisizione ha effetti anche su altre sezioni della scheda.
Si ricorda che tale jumper svolge la funzione di selettore delle modalità RUN o DEBUG, caratteristica di alcuni pachetti software della **grifo®**.

SEGNALE DIR

Sul connettore CN3 della **GPC® R/T63** é disponibile un segnale TTL denominato DIR che può essere settato via software e che può essere usato in abbinamento ai buffer collegati alla linea seriale di comunicazione, disponibile sullo stesso connettore. In particolare con il DIR si può definire la direzionalità di una linea RS 485, abilitare il driver di trasmissione di una linea RS 422 oppure gestire una linea di handshake hardware (/RTS, /DTR, ecc) in caso di linea RS 232. Si ricorda che i driver per i possibili standard elettrici descritti devono essere collegati all'esterno della scheda, ad esempio come descritto nell'appendice A di questo manuale.
Il segnale DIR può essere gestito come sucessivamente descritto:

Operazione di lettura del registro RESDIR	->	DIR = 0
Operazione di lettura del registro SETDIR	->	DIR = 1

Entrambe le operazioni di lettura restituiscono un dato ad 8 bits privo di significato per la gestione del DIR. Si prega di ricordare che il registro RESDIR condivide lo stesso indirizzo di allocazione del registro RUNDEB: per questa ragione un'acquisizione dello stato del jumper di configurazione J1 provoca anche l'azzeramento del segnale DIR.
In fase di reset o power on, il segnale DIR è mantenuto a livello logico basso in modo da eliminare ogni possibile conflitto sulla linea seriale bufferata.

SRAM + RTC SERIALE

La **GPC® R/T63** dispone di un completo Real Time Clock in grado di gestire ore, minuti, secondi, giorno del mese, mese, anno e giorno della settimana in modo completamente autonomo. Il componente é alimentato dalla circuiteria di back up in modo da garantire la validità dei dati in ogni condizione operativa ed é completamente gestito via software. La sezione di RTC può inoltre generare interrupt in corrispondenza di intervalli di tempo programmabili sempre via software, in modo da poter periodicamente distogliere la CPU dalle normali operazioni oppure periodicamente risvegliarla dagli stati di basso consumo.
Per quanto riguarda la gestione specifica del modulo di SRAM+RTC seriale (IC8), si faccia riferimento alla documentazione specifica del componente. In questo manuale tecnico non viene riportata alcuna informazione software in quanto la modalità di gestione è articolata e prevede una conoscenza approfondita del componente e comunque l'utente può usare le apposite procedure ad alto livello fornite nel pacchetto di programmazione. In dettaglio si deve realizzare una comunicazione sincrona con il protocollo standard **I2C BUS**, tramite alcune linee di I/O della CPU:

P1.2 (ingresso/uscita)	->	linea **DATA**	**= SDA**
P1.3 (uscita)	->	linea **CLOCK**	**= SCL**
P3.3 = /INT1 (ingresso)	->	linea **INTERRUPT**	**= INT**

La circuiteria di gestione del modulo di SRAM+RTC collega inoltre il segnale A0 del dispositivo a **0** logico, ottenendo uno slave address pari ad **A0H**. Lo stato logico 0 dei bit corrisponde allo stato logico basso (=0 V) del relativo segnale, mentre lo stato logico 1 dei bit corrisponde allo stato logico alto (=5 V) del segnale.
Durante la fase di reset e power on i tre pin sopra descritti sono settati in ingresso, allo stato logico alto (1); a seguito della prima accensione, o comunque quando il RTC non é ancora stato programmato, viene generata un'onda quadra di frequenza 1 Hz sulla linea di interrupt. Visto che questo interrupt condivide lo stesso pin di uno degli ingressi digitali, per acquisire correttamente quest'ultimo si dovrà prima disattivare o riprogrammare la generazione dell'interrupt sul RTC.

USCITE DIGITALI

Lo stato delle 3 uscite digitali, a relé o transistors NPN, viene definito tramite la gestione di altrettanti pins di I/O del micorcontrollore, con le seguenti corrispondenze:

P1.5	->	Uscita OUT0
P1.6	->	Uscita OUT1
P1.7	->	Uscita OUT2

Quando la linea della CPU viene settata allo stato logico basso (0 logico), l'uscita corrispondenteviene attivata (transistors in conduzione o contatto del relé connesso al relativo comune), viceversa quando il pin si trova allo stato logico alto (1 logico) le uscite OUTn sono disattive (transistors non in coduzione o contatto del relé aperto).
Come detto in precedenza i LEDs LD3÷5 forniscono un indicazione visiva dello stato delle uscite digitali (LED acceso = uscita attiva).
I tre pin sopra descritti sono ad 1 logico in fase di power on, di conseguenza in seguito a questa fase le tre uscite sono disattivate.

INGRESSI DIGITALI

Lo stato dei 6 ingressi digitali optoisolati può essere acquisito via software grazie alla lettura dello stato dei relativi pin del microprocessore. La corrispondenza tra le linee d'ingresso ed i pin è la seguente:

IN0	->	**P1.0** = T2
IN1	->	**P1.1** = T2EX
IN2	->	**P3.2** = /INT0
IN3	->	**P3.3** = /INT1
IN4	->	**P3.4** = T0
IN5	->	**P3.5** = T1

Quando gli input NPN sono attivi (contatto d'ingresso chiuso verso GND opto), le corrispondenti linee si trovano allo stato logico basso (0 logico), viceversa quando gli input sono disattivi (contatto d'ingresso aperto), viene acquisito un livello alto (1 logico).
Come detto in precedenza i LEDs LD6÷11 forniscono un indicazione visiva dello stato degli ingressi digitali (LED acceso=ingresso attivo).
I pin della CPU utilizzati sono stati scelti con attenzione al fine di semplificare la gestione software; infatti la possibilità di generare interrupts, di essere contati via hardware dalla CPU o di essere più semplicemente acquisiti consnete di soddisfare tutti i possibili requisiti dell'utente.
La linea di interrupt del modulo di SRAM+RTC é collegata allo stesso segnale del microprocessore usato per acquisire l'ingresso digitale IN3 quindi l'utente deve correttamente gestire questa situazione quando entrambe le risorse sono contemporaneamente usate.

PERIFERICHE DELLA CPU

La descrizione dei registri e del relativo significato di tutte le periferiche interne della CPU (Timer Counter, Interrupt, Seriale, Port di I/O, ecc) é disponibile nell'apposito data sheets della casa costruttrice. Fare riferimento alla "BIBLIOGRAFIA" ed all'appendice B di questo manuale per una più facile individuazione di questa documentazione.

SCHEDE ESTERNE

La scheda **GPC® R/T63** si interfaccia a buona parte dei moduli della serie BLOCK e di interfaccia operatore della **grifo®** od a molti altri sistemi di altre ditte. Le risorse di bordo possono essere facilmente collegate alle numerose schede del carteggio **grifo®**, o direttamente ai segnali dal campo, tramite i suoi connettori standard. A titolo di esempio ne riportiamo un elenco con una breve descrizione delle carratteristiche di massima; per maggiori informazioni richiedere o cercare l'apposita documentazione tecnica, sul CD o sul sito **grifo®**.

QTP G28

Quick Terminal Panel 28 tasti con LCD grafico

Interfaccia operatore provvista di display grafico da 240x128 pixel retroilluminato con lampada a catodo freddo; tastiera a membrana da 28 tasti di cui 5 configurabili dall'utente; 16 LEDs di stato; alimentatore a bordo scheda; interdaccia seriale in RS 232, RS 422-485 o current loop galvanicamente isolata; linea seriale ausiliaria in RS 232; interfaccia CAN. Tasti ed etichette personalizzabili dall'utente tramite serigrafie da inserire in apposite tasche; contenitore metallico e plastico; EEPROM di set up; 256K EPROM o FLASH; Real Time Clock; 128K RAM; buzzer. Firmware di gestione che svolge funzione di terminale con primitive grafiche.

QTP 03

Quick Terminal Panel 3 tasti

Interfaccia operatore provvista di display alfanumerico da 20x2, 20x4, 20x4 BIG, 40x1 e 40x2 caratteri sia LCD che fluorescente; display LCD retroilluminato a LED; interfaccia per tastiera esterna a tre tasti; interdaccia seriale in RS 232 o TTL; EEPROM di set up; buzzer. Firmware di gestione che svolge funzione di terminale con primitive di rappresentazione.

GPC® R/T94

General Purpose Controller Relé/Transistor 9 ingressi 4 uscite

Microprocessore 89C4051 a 14 MHz. 4K FLASH; 128 Byte RAM; 256 Byte SRAM tamponata+RTC; 1K EEPROM seriale; 1 linea seriale TTL, RS 232, RS 422, RS 485 o current loop; 9 ingressi galvanicamente isolati NPN visualizzati da LED; 4 uscite a relé (5 A) o transistor (4A 45 Vdc) galvanicamente isolate e visualizzate; 1 counter a 16 bit; ingresso analogico da 11 bits. Connettori a rapida estrazione; alimentazione a +5 Vdc o ampio range 8÷24 Vac; fornita in contenitore per aggancio a guide Ω tipo DIN 46277-1 e DIN 46277-3.

GPC® 184

General Purpose Controller Z195

Microprocessore Z180 a 22 MHz. Completa implementazione CMOS. 512K EPROM o FLASH; 512K RAM; Back-Up con batteria al litio di bordo ed esterna; 1 linea RS 232 + 1 RS 232, RS 422-485 o current loop; 18 I/O TTL;LED di attività; 2 timer e 4 timer counter; 2 Watch Dog; Real Time Clock tamponato; power failure; 2 sezioni DMA; EEPROM; interfaccia per **ABACO®** I/O BUS.

GPC® 553

General Purpose Controller 80C552

Microprocessore 80C552 a 22 MHz. Completa implementazione CMOS; 32K EPROM; 32 K RAM; 32 K EEPROM o RAM; RTC; EEPROM; 1 linea RS 232 + 1 RS 232 o RS 422-485 o current loop; 16 I/O TTL; 2 linee di PWM; timer/counter da 16 bits; watch dog; dip switch; 8 linee di A/D da 12 bit; interfaccia per **ABACO®** I/O BUS. Alimentazione in DC o AC; attacco rapido per guide DIN 46277-1 e 3.

GPC® 153

General Purpose Controller 84C15

Microprocessore Z80 a 10 MHz. Completa implementazione CMOS. 512K EPROM o FLASH; RTC tamponato; 512K RAM; Back-Up con batteria al litio di bordo ed esterna; 1 linea RS 232 + 1 linea RS 232 o RS 422-485 o current loop; 16 I/O TTL; 4 counter; 2 Watch Dog; Dip Switch; Buzzer; EEPROM; 8 linee di A/D da 12 bit; interfaccia per **ABACO®** I/O BUS. Alimentazione in DC o AC; attacco rapido per guide DIN 46277-1 e 3.

GPC® 150

General Purpose Controller 84C15

Microprocessore Z80 a 16 MHz. completa implementazione CMOS; 512K EPROM o FLASH; 512K RAM; RTC; Back-Up con batteria al litio esterna; 4M FLASH seriale; 1 linea RS 232 + 1 RS 232 o RS 422-485 o current loop; 40 I/O TTL; 2 timer/counter; 2 watch dog; dip switch; EEPROM linee di A/D da 12 bit; LED di attività.

GPC® 550

General Purpose Controller 80C552

Microprocessore 80C552 a 22 MHz. 32K EPROM; 32 K RAM; 32 K EEPROM o RAM; RTC; EEPROM seriale; 1 linea RS 232 + 1 RS 232 o RS 422-485 o current loop; 40 I/O TTL; 2 linee di PWM; timer/counter da 16 bits; watch dog; dip switch; 8 linee di A/D da 10 bit; interfaccia per BUS **ABACO®**; linea CAN galvanicamente isolata. Unica alimentazione a +5 Vcc; formato singola EUROPA.

MSI 01

Multi Serial Interface 1 linea

Interfaccia per linea seriale TTL e linea bufferata in RS 232, RS 422 o current loop. La seriale TTL é su un connettore a morsettiera e quella bufferata su un connettore plug standard.

IBC 01

Interface Block Comunication

Scheda di conversioni per comunicazioni seriali. 2 linee RS 232; 1 linea RS 422-485; 1 linea in fibra ottica; interfaccia DTE/DCE selezionabile; attacco rapido per guide tipo DIN 46277-1 e 3.

SBP 02

Switch BLOCK Power 2 A

Alimentatore switching a basso costo in grado di generare una tensione fino a +40 Vdc con carico di 2 A; ingresso da 12 a 24 Vac; connettori a morsettiera a rapida estrazione; montaggio su guide ad Ω; ingombro ridottissimo.

EXPS-2

EXternal Power Supply 2 tensioni

Alimentatore da spina da 75x55x90 mm completo di contenitore plastico. Tensione d'ingresso: 230 Vac, 50 Hz. Tensioni d'uscita: 24 Vdc, 200 mA e 18 Vac, 300 mA galvanicamente isolate. Collegamenti normalizzati con spina da rete per la tensione d'ingresso e cavo intestato con connettore a rapida estrazione per tensioni d'uscita. LED di segnalazione della presenza di una tensione d'uscita

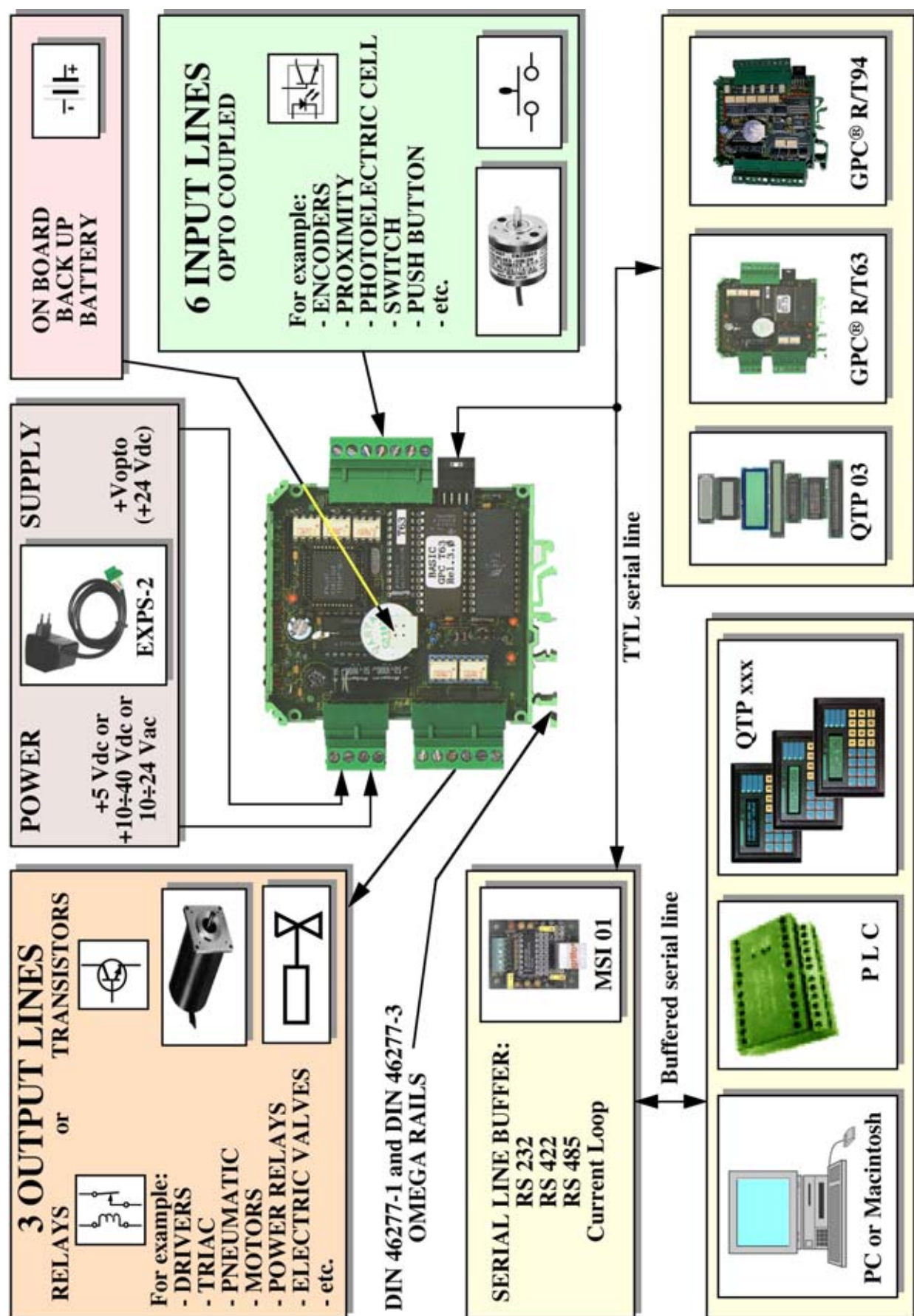



FIGURA 33: SCHEMA DELLE POSSIBILI CONNESSIONI PER GPC® R/T63

BIBLIOGRAFIA

E' riportato di seguito, un elenco di manuali e note tecniche, a cui l'utente può fare riferimento per avere maggiori chiarimenti, sui vari componenti montati a bordo della scheda **GPC® R/T63**.

Manuale TEXAS INSTRUMENTS: *The TTL Data Book - SN54/74 Families*
Manuale TEXAS INSTRUMENTS: *Linear Circuits Data Book - Vol. 1 and 3*

Manuale NEC: *Memory Products*

Manuale PHILIPS: *80C51 - Based 8 Bit Microcontrollers*
Manuale PHILIPS: *I^2C-bus compatible ICs*

Manuale DALLAS SEMICONDUCTOR: *1992-1993 Product Data Book Supplement*

Manuale INTEL: *8 Bit Embedded Microcontrollers*

Manuale ATMEL: *Microcontrollers - AT89S series*

Manuale TOSHIBA: *Mos Memory Products*
Manuale TOSHIBA: *Photo couplers - Data Book*

Manuale MOTOROLA: *Bipolar Power Transistor Data*

Manuale NATIONAL SEMICONDUCTOR *Programmable Logic Design Guide*

Per reperire questi manuali fare riferimento alle case produttrici ed ai relativi distributori locali. In alternativa si possono ricercare le medesime informazioni o gli eventuali aggiornamenti ai siti internet delle case elencate.

APPENDICE A: BUFFER PER LINEA SERIALE

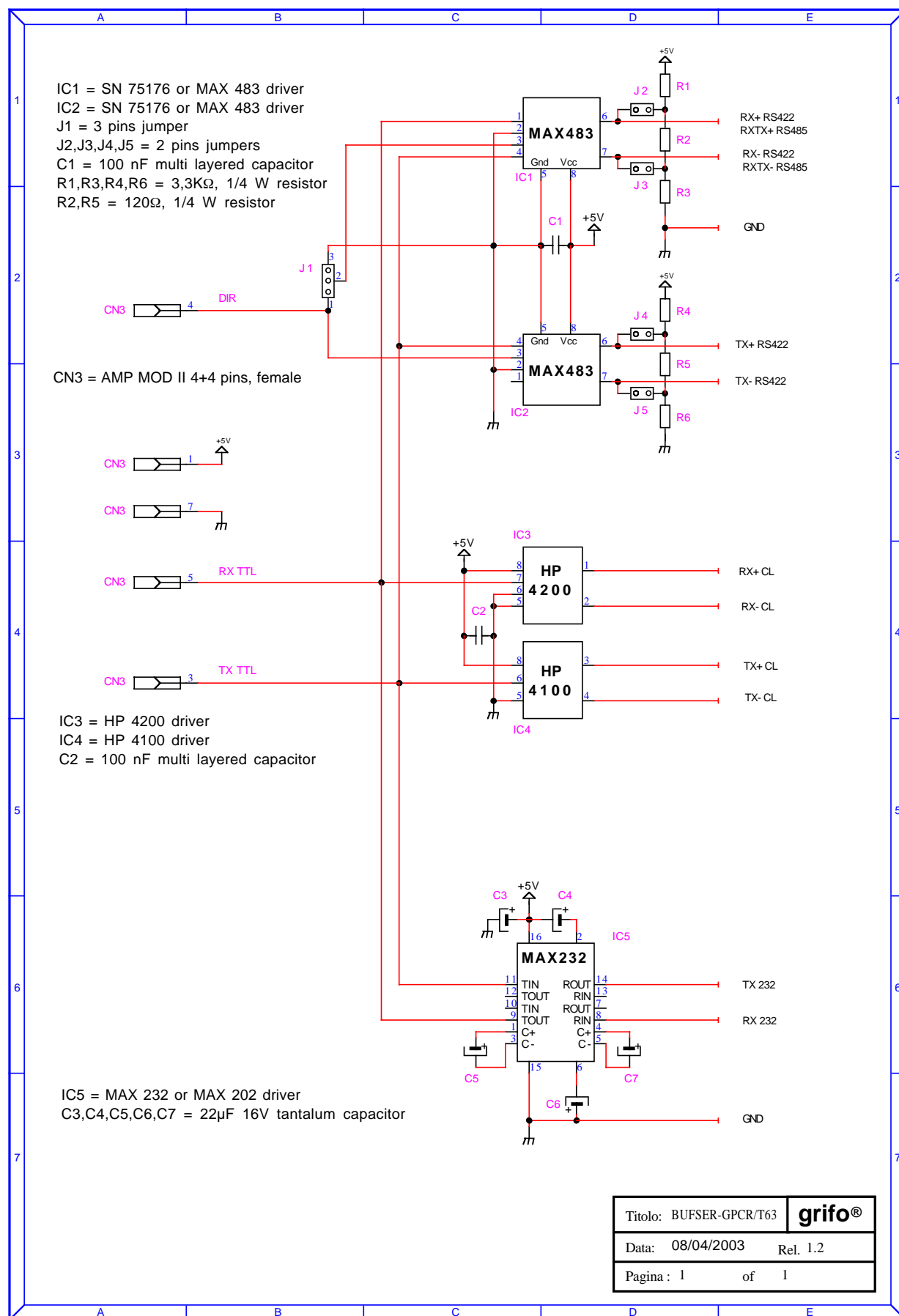



FIGURA A-1: SCHEMA ELETTRICO BUFFER SERIALI

Nella pagina precedente é riportato uno schema elettrico che può essere usato per bufferare la linea seriale TTL della **GPC® R/T63** con i più diffusi standard elettrici: RS 232, RS 422, RS 485 e current loop. In dettaglio:

- LINEA SERIALE SETTATA IN RS 232

			IC1	= nessun componente
J1	=	non connesso	IC2	= nessun componente
J2, J3	=	non connessi	IC3	= nessun componente
J4, J4	=	non connessi	IC4	= nessun componente
			IC5	= MAX 202

- LINEA SERIALE SETTATA IN CURRENT LOOP

			IC1	= nessun componente
J1	=	non connesso	IC2	= nessun componente
J2, J3	=	non connessi	IC3	= driver HP 4200
J4, J4	=	non connessi	IC4	= driver HP 4100
			IC5	= nessun componente

Da ricordare che l'interfaccia seriale in current loop é di tipo passivo e si deve quindi collegare una linea current loop attiva, ovvero provvista di un proprio alimentatore. L'interfaccia current loop può essere utilizzata per realizzare sia connessioni punto punto che reti multipunto con un collegamento a 4 o 2 fili.

- LINEA SERIALE SETTATA IN RS 422

			IC1	= driver MAX 483
J1	=	posizione 2-3	IC2	= driver MAX 483
J2, J3	=	(*)	IC3	= nessun componente
J4, J4	=	(*)	IC4	= nessun componente
			IC5	= nessun componente

Lo stato del segnale DIR (gestito via software) consente di abilitare o disabilitare il trasmettitore come segue:

DIR = livello alto	= stato logico 1	->	trasmettitore attivo
DIR = livello basso	= stato logico 0	->	trasmettitore disattivo

Per sistemi punto punto, la linea DIR può essere mantenuta sempre alta (trasmettitore sempre attivo), mentre per reti multipunto si deve attivare il trasmettitore solo in corrispondenza della trasmissione. La comunicazione RS 422 é di tipo full duplex a 4 o 5 fili.

- LINEA SERIALE SETTATA IN RS 485

			IC1	= driver MAX 483
J1	=	posizione 1-2	IC2	= nessun componente
J2, J3	=	(*)	IC3	= nessun componente
J4, J4	=	non connessi	IC4	= nessun componente
			IC5	= nessun componente

Lo stato del segnale DIR (gestito via software) definisce la direzionalità come segue:

DIR = livello basso	= stato logico 0	->	linea in ricezione
DIR = livello alto	= stato logico 1	->	linea in trasmissione

Questa comunicazione la si utilizza sia per connessioni punto punto che multipunto con una comunicazione half duplex. Sempre in questa modalità si riceve quanto trasmesso, in modo da fornire al sistema la possibilità di verificare autonomamente la riuscita della trasmissione.

(*) Nel caso si utilizzi la linea seriale in RS 422 o RS 485, con questi jumpers é possibile connettere la circuiteria di terminazione e forzatura sulla linea. Tale circuiteria deve essere sempre presente nel caso di sistemi punto punto, mentre nel caso di sistemi multipunto, deve essere collegata solo sulle schede che risultano essere alla maggior distanza, ovvero ai capi della linea.

APPENDICE B: DESCRIZIONE COMPONENTI DI BORDO

La **grifo**® fornisce un servizio di documentazione tecnica totalmente gratuito attraverso il proprio sito internet in cui possono essere scaricati i data sheets completi dei componenti usati a bordo scheda. Si rimanda quindi l'utente a tali documenti, di cui viene riportato il percorso sia tramite i link che tramite l'URL completo, assieme alle prime pagine dello stesso data sheets.

CPU 80C32

Link: Home | Servizio Documentazione Tecnica | Philips | Fam. 80C51 Architettura
URL: http://www.grifo.it/PRESS/DOC/Philips/FAMARCH.PDF
Link: Home | Servizio Documentazione Tecnica | Philips | Fam.8051 Manuale Hardware
URL: http://www.grifo.it/PRESS/DOC/Philips/FAMHDWR.PDF
Link: Home | Servizio Documentazione Tecnica | Philips | Fam.8051 Programmers Guide
URL: http://www.grifo.it/PRESS/DOC/Philips/PROGGUI.PDF

Philips Semiconductors **Product specification**

CMOS single-chip 8-bit microcontrollers 80C32/87C52

DESCRIPTION

The Philips 80C32/87C52 is a high-performance microcontroller fabricated with Philips high-density CMOS technology. The Philips CMOS technology combines the high speed and density characteristics of HMOS with the low power attributes of CMOS. Philips epitaxial substrate minimizes latch-up sensitivity.

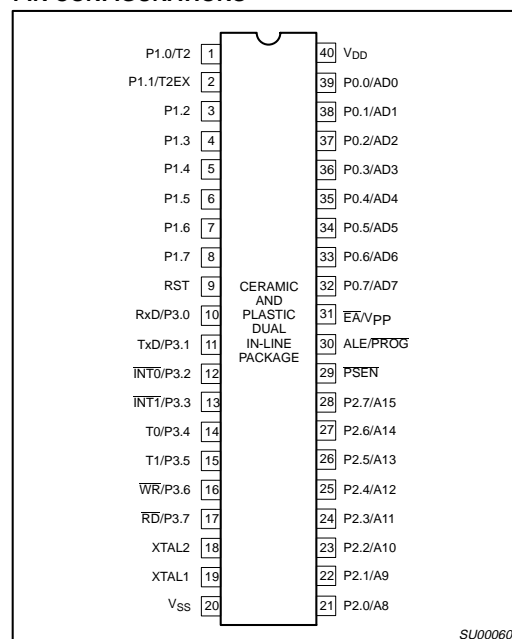
The 87C52 contains an 8k × 8 EPROM and the 80C32 is ROMless. Both contain a 256 × 8 RAM, 32 I/O lines, three 16-bit counter/timers, a six-source, two-priority level nested interrupt structure, a serial I/O port for either multi-processor communications, I/O expansion or full duplex UART, and on-chip oscillator and clock circuits.

In addition, the 80C32/87C52 has two software selectable modes of power reduction—idle mode and power-down mode. The idle mode freezes the CPU while allowing the RAM, timers, serial port, and interrupt system to continue functioning. The power-down mode saves the RAM contents but freezes the oscillator, causing all other chip functions to be inoperative.

See 80C52/80C54/80C58 datasheet for ROM device specifications.

FEATURES

- 80C51 based architecture
- 8032 compatible
  - 8k × 8 EPROM (87C52)
  - ROMless (80C32)
  - 256 × 8 RAM
  - Three 16-bit counter/timers
  - Full duplex serial channel
  - Boolean processor
- Memory addressing capability
  - 64k ROM and 64k RAM
- Power control modes:
  - Idle mode
  - Power-down mode
- CMOS and TTL compatible
- Three speed ranges:
  - 3.5 to 16MHz
  - 3.5 to 24MHz
  - 3.5 to 33MHz
- Five package styles
- Extended temperature ranges
- OTP package available

PIN CONFIGURATIONS

ATMEL 89S8252
Link: Home | Servizio Documentazione Tecnica | Atmel | Data-Sheet AT89S8252
URL: http://www.grifo.it/PRESS/DOC/Atmel/AT89S8252.PDF

8-bit Microcontroller with 8K Bytes Flash

AT89S8252

Features

- **Compatible with MCS-51™ Products**
- **8K Bytes of In-System Reprogrammable Downloadable Flash Memory**
  - **SPI Serial Interface for Program Downloading**
  - **Endurance: 1,000 Write/Erase Cycles**
- **2K Bytes EEPROM**
  - **Endurance: 100,000 Write/Erase Cycles**
- **4V to 6V Operating Range**
- **Fully Static Operation: 0 Hz to 24 MHz**
- **Three-level Program Memory Lock**
- **256 x 8-bit Internal RAM**
- **32 Programmable I/O Lines**
- **Three 16-bit Timer/Counters**
- **Nine Interrupt Sources**
- **Programmable UART Serial Channel**
- **SPI Serial Interface**
- **Low-power Idle and Power-down Modes**
- **Interrupt Recovery From Power-down**
- **Programmable Watchdog Timer**
- **Dual Data Pointer**
- **Power-off Flag**

Description

The AT89S8252 is a low-power, high-performance CMOS 8-bit microcomputer with 8K bytes of downloadable Flash programmable and erasable read only memory and 2K bytes of EEPROM. The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 instruction set and pinout. The on-chip downloadable Flash allows the program memory to be reprogrammed in-system through an SPI serial interface or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with downloadable Flash on a monolithic chip, the Atmel AT89S8252 is a powerful microcomputer which provides a highly-flexible and cost-effective solution to many embedded control applications.

The AT89S8252 provides the following standard features: 8K bytes of downloadable Flash, 2K bytes of EEPROM, 256 bytes of RAM, 32 I/O lines, programmable watchdog timer, two data pointers, three 16-bit timer/counters, a six-vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and clock circuitry. In addition, the AT89S8252 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next interrupt or hardware reset.

The downloadable Flash can be changed a single byte at a time and is accessible through the SPI serial interface. Holding RESET active forces the SPI bus into a serial programming interface and allows the program memory to be written to or read from unless Lock Bit 2 has been activated.

Rev. 0401E–02/00

DALLAS 80C320

Link: Home | Servizio Documentazione Tecnica | Dallas | Data-Sheet 80C320

URL: http://www.grifo.it/PRESS/DOC/Dallas/80C320.PDF

DALLAS SEMICONDUCTOR

DS80C320
High–Speed Micro

FEATURES

- 80C32–Compatible
  - Pin–compatible
  - Standard 8051 instruction set
  - Four 8–bit I/O ports
  - Three 16–bit timer/counters
  - 256 bytes scratchpad RAM
  - Multiplexed address/data bus
  - Addresses 64KB ROM and 64KB RAM
- High–speed architecture
  - 4 clocks/machine cycle (8032=12)
  - Wasted cycles removed
  - Runs DC to 33 MHz clock rates
  - Single–cycle instruction in 121 ns
  - Uses less power for equivalent work
  - Dual data pointer
  - Optional variable length MOVX to access fast/slow RAM /peripherals
- High integration controller includes:
  - Power–fail reset
  - Programmable Watchdog timer
  - Early–warning power–fail interrupt
- Two full–duplex hardware serial ports
- 13 total interrupt sources with six external
- Available in 40–pin DIP, 44–pin PLCC and TQFP

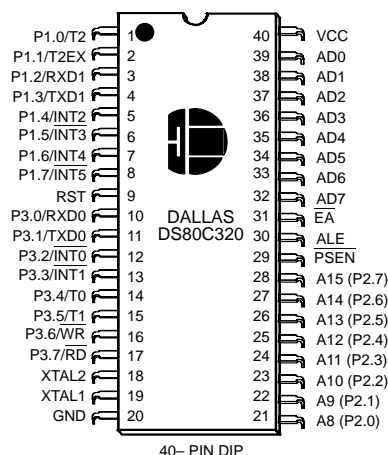
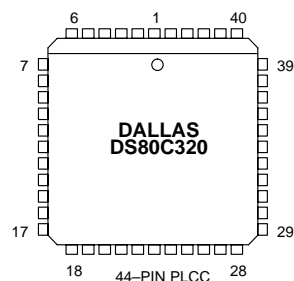
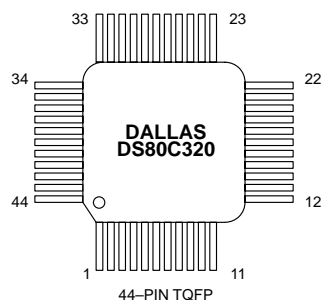
DESCRIPTION

The DS80C320 is a fast 80C31/80C32–compatible microcontroller. Wasted clock and memory cycles have been removed using a redesigned processor core. As a result, every 8051 instruction is executed between 1.5 and 3 times faster than the original for the same crystal speed. Typical applications will see a speed improvement of 2.5 times using the same code and same crystal. The DS80C320 offers a maximum crystal rate of 33 MHz, resulting in apparent execution speeds of 82.5 MHz (approximately 2.5X).

PIN ASSIGNMENT

40– PIN DIP

44–PIN PLCC

33 23 34 22 DALLAS DS80C320 44 12 1 11

44–PIN TQFP

SRAM+RTC PCF8583

Link: Home | Servizio Documentazione Tecnica | I2CBUS | Data-Sheet PCF 8583

URL: http://www.grifo.it/PRESS/DOC/Philips/PCF8583.pdf

Clock/calendar with 240 × 8-bit RAM PCF8583

1 FEATURES

- I^2C-bus interface operating supply voltage: 2.5 V to 6 V
- Clock operating supply voltage (0 to +70 °C): 1.0 V to 6.0 V
- 240 × 8-bit low-voltage RAM
- Data retention voltage: 1.0 V to 6 V
- Operating current (at f_{SCL} = 0 Hz): max. 50 μA
- Clock function with four year calendar
- Universal timer with alarm and overflow indication
- 24 or 12 hour format
- 32.768 kHz or 50 Hz time base
- Serial input/output bus (I^2C)
- Automatic word address incrementing
- Programmable alarm, timer and interrupt function
- Slave address:
  - READ: A1 or A3
  - WRITE: A0 or A2.

2 GENERAL DESCRIPTION

The PCF8583 is a clock/calendar circuit based on a 2048-bit static CMOS RAM organized as 256 words by 8 bits. Addresses and data are transferred serially via the two-line bidirectional I^2C-bus. The built-in word address register is incremented automatically after each written or read data byte. Address pin A0 is used for programming the hardware address, allowing the connection of two devices to the bus without additional hardware.

The built-in 32.768 kHz oscillator circuit and the first 8 bytes of the RAM are used for the clock/calendar and counter functions. The next 8 bytes may be programmed as alarm registers or used as free RAM space.
The remaining 240 bytes are free RAM locations.

3 QUICK REFERENCE DATA

SYMBOL	PARAMETER	CONDITION	MIN.	TYP.	MAX.	UNIT
V_{DD}	supply voltage operating mode	I^2C-bus active	2.5	–	6.0	V
		I^2C-bus inactive	1.0	–	6.0	V
I_{DD}	supply current operating mode	f_{SCL} = 100 kHz	–	–	200	μA
I_{DDO}	supply current clock mode	f_{SCL} = 0 Hz; V_{DD} = 5 V	–	10	50	μA
		f_{SCL} = 0 Hz; V_{DD} = 1 V	–	2	10	μA
T_{amb}	operating ambient temperature range		–40	–	+85	°C
T_{stg}	storage temperature range		–65	–	+150	°C

4 ORDERING INFORMATION

TYPE NUMBER	PACKAGE		
	NAME	DESCRIPTION	VERSION
PCF8583P	DIP8	plastic dual in-line package; 8 leads (300 mil)	SOT97-1
PCF8583T	SO8	plastic small outline package; 8 leads; body width 7.5 mm	SOT176-1

APPENDICE C: INDICE ANALITICO

Simboli

A

B

C

D

E

P

Q

R

S

T

U

V